

PIC18FXX8

Однокристальные 8-разрядные FLASH CMOS
микроконтроллеры с модулем CAN интерфейса
компании Microchip Technology Incorporated

- PIC18F248
- PIC18F258
- PIC18F448
- PIC18F458

Расширенный модуль ECCP (Захват/Сравнение/ШИМ)
в микроконтроллерах PIC18FXX8

Перевод основывается на технической документации DS41159A
компании Microchip Technology Incorporated, USA.

© ООО «Микро-Чип»
Москва - 2003

Распространяется бесплатно.
Полное или частичное воспроизведение материала допускается только с письменного разрешения
ООО «Микро-Чип»
тел. (095) 737-7545
www.microchip.ru

Содержание

16.	Расширенный модуль ЕССР (Захват/Сравнение/ШИМ) в микроконтроллерах PIC18FXX8	3
16.1	Режим захвата	4
16.1.1	Настройка вывода модуля ЕССР	4
16.1.2	Настройка таймера TMR1/TMR3	4
16.1.3	Обработка прерываний	4
16.1.4	Предварительный счетчик событий модуля ССР	5
16.2	Режим сравнения	5
16.2.1	Настройка вывода модуля ЕССР1	5
16.2.2	Настройка таймера TMR1/TMR3	5
16.2.3	Обработка прерываний	5
16.2.4	Триггер специального события	6
16.3	Режим ШИМ	7
16.3.1	Период ШИМ	7
16.3.2	Длительность импульса ШИМ	8
16.3.3	Настройка выводов ШИМ	8
16.3.4	Настройка полярности ШИМ	9
16.3.5	Автовключение модуля ЕССР	11
16.3.6	Программируемая задержка (мертвая зона)	13
16.3.7	Изменение направления при полно-мостовой схеме включения	14
16.3.8	Реализация системы	15
16.3.9	Рекомендации по инициализации	15
16.3.10	Последовательность действий для настройки модуля ЕССР в ШИМ режиме	16

16. Расширенный модуль ЕССР (Захват/Сравнение/ШИМ) в микроконтроллерах PIC18FXX8

ЕССР модуль содержит 16-разрядный регистр, который может работать как 16-разрядный регистр захвата, 16-разрядный регистр сравнения или ведущий/ведомый регистр длительности импульса ШИМ. Модуль ЕССР реализован только в микроконтроллерах PIC18F448 и PIC18F458. В таблице 16-1 представлены базовые таймеры в различных режимах работы модуля ЕССР.

Регистр 16-1. Регистр управления модулем ЕССР ЕССР1CON

R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
EPWM1M1	EPWM1M0	EDC1B1	EDC1B0	ECCP1M3	ECCP1M2	ECCP1M1	ECCP1M0
Бит 7							Бит 0

Бит 7,6 **EPWM1M<1:0>**: Настройка выводов в ШИМ режиме

Если ECCP1M<3:2> = 00, 01, 10

xx = P1A является выводом захвата/сравнения; P1B, P1C, P1D работают как порты ввода/вывода

Если ECCP1M<3:2> = 11

00 = один выход; P1A модулирующий; P1B, P1C, P1D работают как порты ввода/вывода

01 = полно-мостовая схема прямой ход; P1D модулирующий; P1A активный; P1B, P1C – неактивные выводы

10 = полу-мостовая схема; P1A, P1B модулирующие с реализацией задержек; P1C, P1D работают как порты ввода/вывода

11 = полно-мостовая схема обратный ход; P1B модулирующий; P1C активный; P1A, P1D – неактивные выводы

Бит 5,4 **EDC1B1:EDC1B0**: Биты 1 и 0 длительности импульса в ШИМ режиме

Режим захвата

Не используются

Режим сравнения

Не используются

Режим ШИМ

Младшие биты (1 и 0) 10-разрядной длительности импульса ШИМ. Старшие 8 битов размещаются в регистре ECCPR1L

Бит 3-0 **ECCP1M3:ECCP1M0**: Режим работы ЕССР1 модуля

0000 = модуль ЕССР1 выключен (сброс модуля ЕССР1)

0001 = резерв

0010 = сравнение, переключение уровня при совпадении (устанавливается флаг ECCP1IF в '1')

0011 = резерв

0100 = захвата по каждому заднему фронту сигнала

0101 = захват по каждому переднему фронту сигнала

0110 = захват по каждому 4-му переднему фронту сигнала

0111 = захват по каждому 16-му переднему фронту сигнала

1000 = сравнение, устанавливает выходной сигнал (устанавливается флаг ECCP1IF в '1')

1001 = сравнение, сбрасывает выходной сигнал (устанавливается флаг ECCP1IF в '1')

1010 = сравнение, на выходной сигнал не влияет (устанавливается флаг ECCP1IF в '1')

1011 = сравнение, триггер специальных функций (устанавливается флаг ECCP1IF в '1')

1100 = ШИМ режим; P1A, P1C активный высокий; P1B, P1D активный высокий

1101 = ШИМ режим; P1A, P1C активный высокий; P1B, P1D активный низкий

1110 = ШИМ режим; P1A, P1C активный низкий; P1B, P1D активный высокий

1111 = ШИМ режим; P1A, P1C активный низкий; P1B, P1D активный низкий

Обозначения

R = чтение бита

W = запись бита

U = не используется, читается как '0'

- n = значение после POR

'1' = бит установлен

'0' = бит сброшен

X = неизвестное сост.

Расширенный модуль ECCP1 состоит из двух спаренных 8-разрядных регистров ECCP1L (младший байт) и ECCP1H (старший байт). Регистры ECCP1CON и ECCP1DEL управляют работой модуля ECCP. Все регистры доступны для записи и чтения.

Таблица 16-1. Базовые таймеры для работы модуля ECCP

Режим модуля ECCP	Таймер
Захват	TMR1 или TMR3
Сравнение	TMR1 или TMR3
ШИМ	TMR2

Таблица 16-2. Взаимодействие двух модулей CCP1 и ECCP1

Режим CCP1 или ECCP1	Режим CCP1 или ECCP1	Взаимодействие
Захват	Захват	Базовый таймер TMR1 или TMR3. Каждому CCP модулю может быть назначен свой базовый таймер.
Захват	Сравнение	Модуль CCP, работающий в режиме сравнения, должен сбрасывать таймер TMR1 или TMR3 триггером специального события.
Сравнение	Сравнение	Модули CCP, работающие в режиме сравнения, должны сбрасывать таймер TMR1 или TMR3 триггером специального события.
ШИМ	ШИМ	Оба ШИМ имеют одинаковую частоту и фазу (базовый таймер TMR2)
ШИМ	Захват	Нет
ШИМ	Сравнение	Нет

16.1 Режим захвата

В режиме захвата в 16-разрядный регистр ECCP1H:ECCP1L записывается значение таймера TMR1 или TMR3, когда возникает событие захвата на выводе RD4/ECCP1. Событием захвата может быть:

- Каждый задний фронт сигнала
- Каждый передний фронт сигнала
- Каждый 4-й передний фронт сигнала
- Каждый 16-й передний фронт сигнала

Тип события захвата устанавливается битами ECCP1M3:ECCP1M0 в регистре ECCP1CON. После выполнения захвата устанавливается флаг прерывания ECCP1IF (регистр PIR2) в '1', который должен быть сброшен программно. Если происходит событие захвата до того, как предыдущие данные были прочитаны, старое значение будет потеряно.

16.1.1 Настройка вывода модуля ECCP

Порт ввода/вывода RD4/ECCP1 должен быть настроен на вход установкой бита TRISD<4> в '1'.

Примечание. Если порт ввода/вывода RD4/ECCP1 настроен на выход, то захват может происходить командой из программы.

16.1.2 Настройка таймера TMR1/TMR3

В случае использования внешнего тактового сигнала таймер TMR1/TMR3 должен работать в синхронизированном режиме. В асинхронном режиме TMR1/TMR3 модуль ECCP работать не будет. Выбор базового таймера для ECCP выполняется в регистре T3CON.

16.1.3 Обработка прерываний

Когда изменяется режим работы модуля ECCP, необходимо запрещать прерывания сбросом бита ECCP1IE (регистр PIE2) в '0' для предотвращения ложных прерываний. После изменения режима работы модуля ECCP1, перед разрешением прерываний, необходимо сбросить флаг ECCP1IF в '0'.

16.1.4 Предварительный счетчик событий модуля ЕССР

Существует четыре режима работы предварительного счетчика событий (определяется битами ЕССР1М3:ЕССР1М0). Включение режима захвата очищает предварительный счетчик событий. Переключение между типами событий не очищает счетчик событий, поэтому результат первого захвата после переключения может быть недостоверным. Любой сброс микроконтроллера очищает счетчик событий.

В примере 16-1 показано как нужно производить переключение типа события, чтобы не вызвать ложное прерывание.

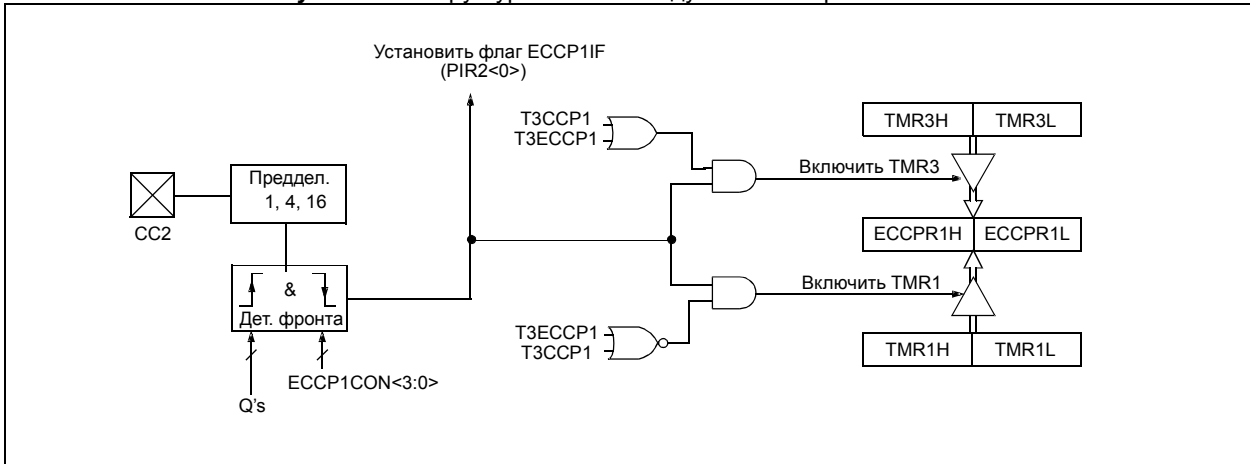
Пример 16-1. Переключение типа события

```

CLRf    ECCP1CON, F      ; Выключить CCP модуль
MOVLW  NEW_CAPT_PS      ; Записать W новый тип захвата и режим работы CCP
MOVWF  ECCP1CON          ; Загрузить настройку в регистр CCP1CON

```

Рисунок 16-1. Структурная схема модуля ЕССР в режиме захвата



16.2 Режим сравнения

В этом режиме 16-разрядный регистр ЕССР1 сравнивается со значением ТМР1 или ТМР3. Как только значения в регистрах становятся одинаковыми, модуль ЕССР1 изменяет состояние вывода ЕССР1:

- Устанавливает высокий уровень сигнала
- Устанавливает низкий уровень сигнала
- Переключить вывод (с высокого уровня на низкий или с низкого на высокий уровень)
- На вывод не воздействует

Действие при совпадении может быть выбрано битами ЕССР1М3:ЕССР1М0 в регистре ЕССР1СОН. В момент изменения состояния вывода устанавливается флаг прерывания ЕССР1ИФ в '1'.

16.2.1 Настройка вывода модуля ЕССР1

Для изменения состояния вывода ЕССР1, он должен быть настроен на выход сбросом бита TRISD в '0'.

Примечание. При очистке регистра ЕССР1СОН на выводе ЕССР1 появится сигнал низкого уровня, что не является результатом сравнения или данными из выходной защелки PORTD.

16.2.2 Настройка таймера ТМР1/ТМР3

В случае использования внешнего тактового сигнала таймер ТМР1/ТМР3 должен работать в синхронизированном режиме. В асинхронном режиме ТМР1/ТМР3 модуль ЕССР1 работать не будет. Выбор базового таймера для ЕССР1 выполняется в регистре Т3СОН.

16.2.3 Обработка прерываний

Программное изменение уровня сигнала на выходе ЕССР1 не вызовет генерацию прерывания. Прерывание генерируются только модулем ЕССР1.

16.2.4 Триггер специального события

В режиме сравнения модуля ECCP1 может быть включен триггер специального события. Триггер специального события ECCP1 сбрасывает значения таймера TMR1 или TMR3 при каждом положительно выполненном сравнении. Регистр ECCP1R является 16-разрядным программируемым регистром периода для TMR1 или TMR3. Дополнительно, триггер специального события ECCP1 запускает преобразование АЦП (если модуль АЦП включен).

Примечание. Триггер специального события модуля ECCP1 не устанавливает флаг прерывания TMR1IF (PIR1<0>) в '1'.

Рисунок 16-2. Структурная схема модуля ECCP1 в режиме сравнения

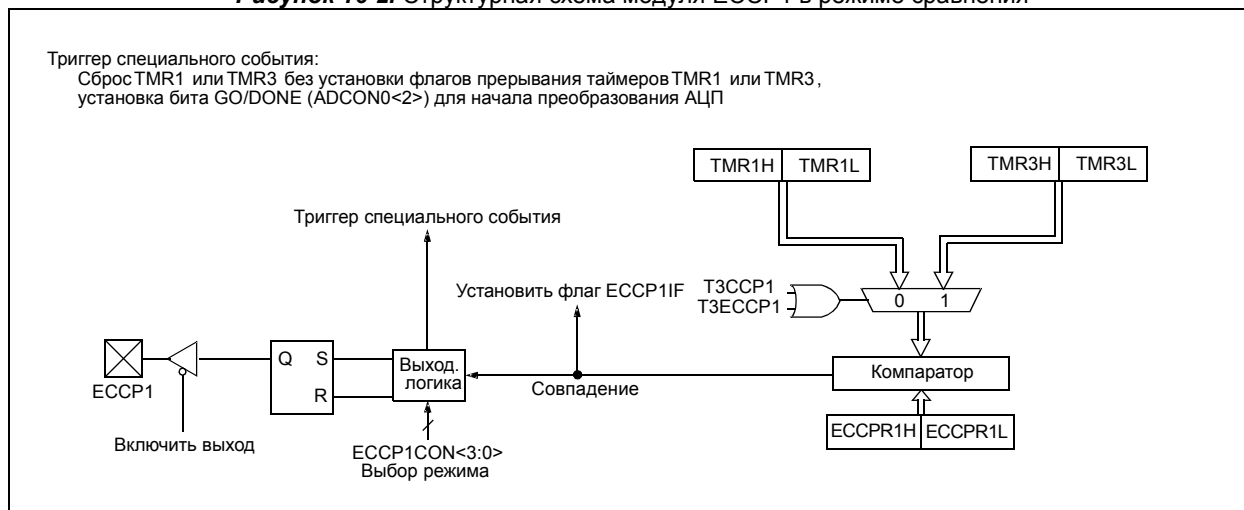


Таблица 16-3. Регистры и биты, связанные с работой модуля ECCP в режиме захват/сравнение и TMR1

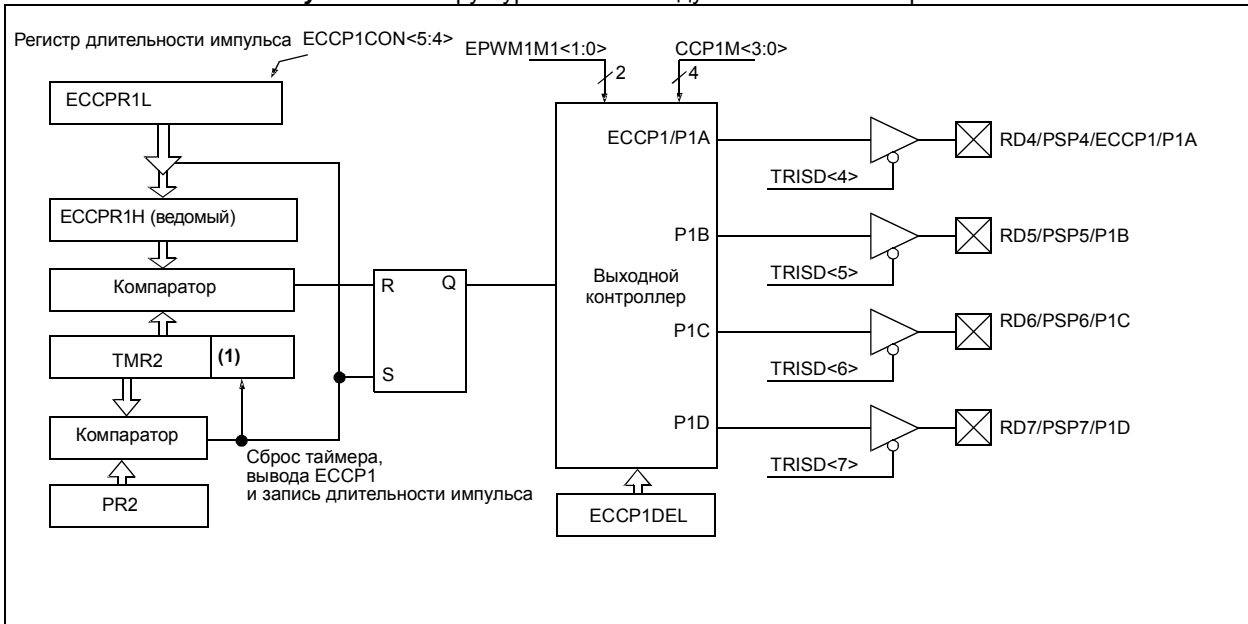
Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Значение после POR, BOR
INTCON	GIE/GIEN	PEIE/GIEL	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x
TRISD	Регистр направления данных								1111 1111
TMR1H	Регистр таймера 1 старший байт								xxxx xxxx
TMR1L	Регистр таймера 1 младший байт								xxxx xxxx
T1CON	RD16	-	T1CKPS1	T1CKPS0	T1OSCEN	-T1SYNC	TMR1CS	TMR1ON	0-00 0000
ECCP1R1H	Регистр 1 Захват/Сравнение/ШИМ старший байт								xxxx xxxx
ECCP1R1L	Регистр 1 Захват/Сравнение/ШИМ младший байт								xxxx xxxx
ECCP1CON	EPWM1M1	EPWM1M0	EDC1B1	EDC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0000 0000
PIR2	-	CMIF	-	EEIF	BCLIF	LVDIF	TMR3IF	ECCP1IF	-0-0 0000
PIE2	-	CMIE	-	EEIE	BCLIE	LVDIE	TMR3IE	ECCP1IE	-0-0 0000

Обозначения: x = неизвестно; u = не изменяется; r = резерв; - = не реализован, читается как '0'.
Затененные ячейки на работу не влияют.

16.3 Режим ШИМ

В ШИМ режиме модуль вывод ECCP1 используется в качестве выхода 10-разрядного ШИМ. На рисунке 16-3 показана структурная схема модуля ECCP1 в ШИМ режиме.

Рисунок 16-3. Структурная схема модуля ECCP1 в ШИМ режиме



Примечание. 8-разрядный таймер TMR2 связан с Q тактами микроконтроллера или 2-мя битами предделителя для реализации 10-разрядного счетчика.

16.3.1 Период ШИМ

Период ШИМ определяется значением в регистре PR2 и может быть вычислен по формуле:

$$\text{Период ШИМ} = [(PR2) + 1] \times 4 \times T_{osc} \times (\text{коэффициент предделителя TMR2})$$

$$\text{Частота ШИМ} = 1 / \text{Период ШИМ}$$

Когда значение TMR2 сравнивается с PR2, выполняются следующие действия:

- TMR2 сбрасывается в 00h
- Устанавливается высокий уровень сигнал на выводе ECCP1 (Если длительность импульса равна нулю, то сигнал в высокий уровень устанавливаться не будет)
- Модуль ШИМ начинает новый цикл, загружая значение из регистра ECCPR1L в ECCPR1H

Примечание. Выходной делитель TMR2 не влияет на частоту ШИМ. Он может использоваться для отсчета времени, когда необходимо изменить длительность импульса ШИМ.

16.3.2 Длительность импульса ШИМ

Длительность импульса ШИМ определяется битами в регистрах ECCPR1L и ECCP1CON<5:4>. Для 10-разрядного ШИМ старшие восемь бит сохраняются в регистре ECCPR1L, а младшие два бита в регистре ECCP1CON<5:4> (ECCPR1L:ECCP1CON<5:4>). Для вычисления длительности сигнала высокого уровня, воспользуйтесь следующей формулой:

$$\text{Длительность импульса ШИМ} = (\text{ECCPR1L:ECCP1CON<5:4>}) \times T_{\text{osc}} \times (\text{коэффициент делителя TMR2})$$

Биты в регистре ECCPR1L и ECCP1CON<5:4> могут быть изменены в любое время, но значение в регистре ECCP1H не изменяется, пока не произойдет соответствие PR2 и TMR2. В ШИМ режиме регистр ECCP1H доступен только для чтения.

Регистр ECCP1H и внутренняя двух-разрядная защелка образуют буфер ШИМ. Эффект буферизации необходим при записи нового значения длительности импульса ШИМ.

Когда значение ECCP1H и 2-разрядной внутренней защелки соответствует значению TMR2 и внутреннему 2-разрядному счетчику, в такте Q2 на выводе ECCP1 будет установлен низкий уровень сигнала.

Расчет максимальной разрядности ШИМ для конкретной частоты можно вычислить по формуле (бит):

$$= \frac{\log\left(\frac{F_{\text{osc}}}{F_{\text{pwm}}}\right)}{\log(2)}$$

Примечание. Если длительность импульса ШИМ больше периода ШИМ, вывод ECCP1 не будет иметь низкий уровень сигнала.

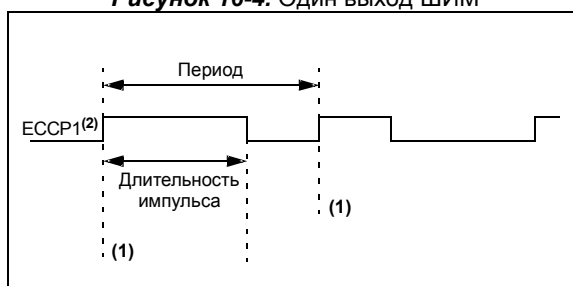
16.3.3 Настройка выводов ШИМ

Биты EPWM1M <1:0> в регистре ECCP1CON позволяют настроить выводы ШИМ в одном из режимов:

- Один выход
- Полу-мостовая схема
- Полно-мостовая схема, прямой ход
- Полно-мостовая схема, обратный ход

В режиме «Один выход» вывод RD4/ECCP1/P1A используется как выход ШИМ. Т.к. вывод ECCP1 мультиплицирован с цифровым каналом порта ввода/вывода PORTD <4>, бит направления TRISD<4> должен быть сброшен в '0' для настройки его как выход.

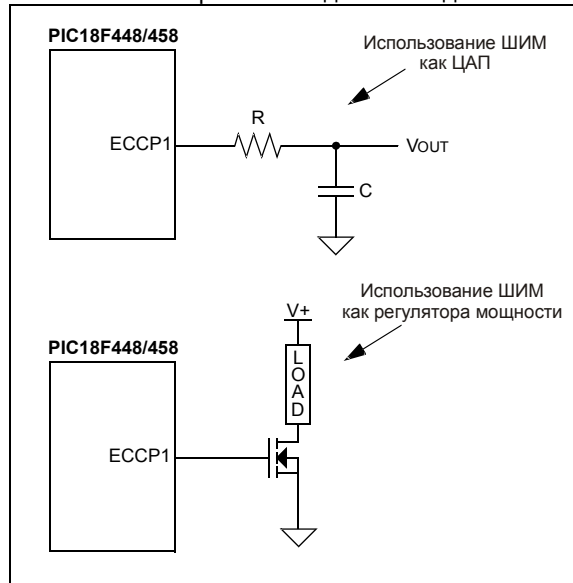
Рисунок 16-4. Один выход ШИМ



Примечания:

1. В этот момент значение TMR2 равно PR2.
2. Активным является высокий уровень выходного сигнала.

Рисунок 16-5. Примеры использования модуля ЕССР в ШИМ режиме с одним выходом



В полу-мостовом режиме два вывода используются как выводы ШИМ. На выводах RD4/PSP4/ECCP1/P1A, RD5/PSP5/P1B формируется ШИМ сигналы. Этот режим может использоваться для полу-мостового включения нагрузки (см. рисунок 16-7) или для полно-мостового включения, когда четыре ключа управляются двумя ШИМ сигналами.

Т.к. выводы P1A и P1B мультиплицированы с цифровыми каналами порта ввода/вывода PORTD <4> и PORTD <5>, биты направления TRISD<4> и TRISD<5> должны быть сброшены в '0' для настройки выводов P1A и P1B как выходы.

В полу-мостовом режиме может быть программно настроена задержка («мертвая зона»), которая предотвращает протекание сквозного тока через ключи моста. Дополнительную информацию смотрите в разделе 16.3.6.

16.3.4 Настройка полярности ШИМ

Биты ECCP1M <1:0> в регистре ECCP1CON позволяют выбрать логические уровни сигналов (активный высокий/низкий) для каждого ШИМ выхода.

Пред включением ШИМ режима необходимо выбрать полярность ШИМ сигналов. Настраивать полярность сигналов после включения ШИМ модуля не рекомендуется, поскольку это может вызвать непредсказуемые последствия.

Рисунок 16-6. Цикл работы полу-мостовой схеме ШИМ

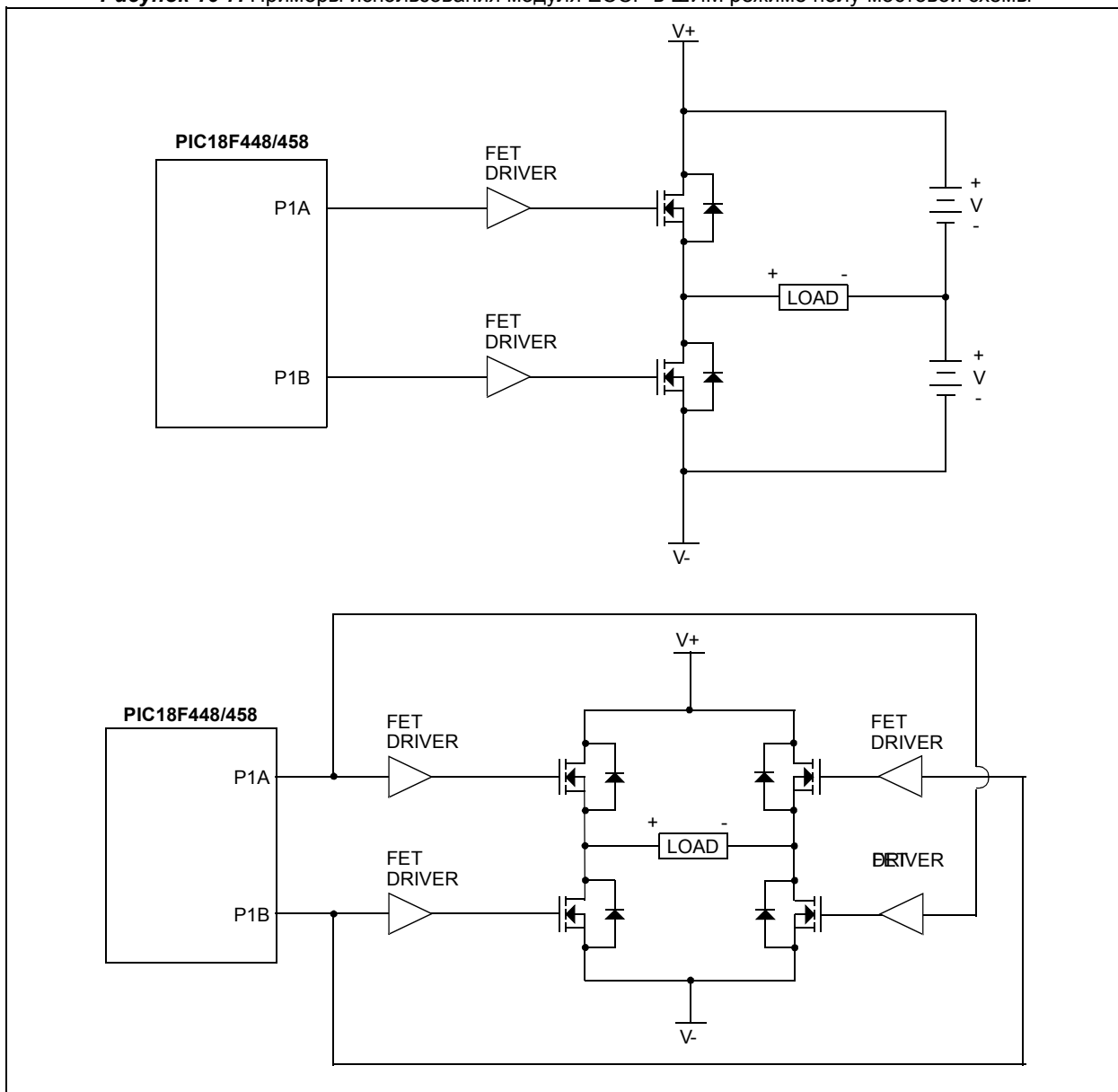


td = длительность задержки (мертвая зона)

Примечания:

1. В этот момент значение TMR2 равно PR2.
2. Активным является высокий уровень выходного сигнала.

Рисунок 16-7. Примеры использования модуля ЕССР в ШИМ режиме полу-мостовой схемы



16.3.5 Автовыключение модуля ЕССР

Когда модуль ЕССР настроен для работы в любом режиме ШИМ и режиме сравнения, то выводы, связанные с этим режимом ЕССР, поддерживают автоматическое выключение.

По внутреннему сигналу от двух компараторов или внешнему прерыванию INT0 выполняется автоматическое асинхронное выключение выводов ЕССР. Таким образом, по внешнему аналоговому или цифровому сигналу можно заблокировать работу модуля ЕССР. Состояние компараторов, которое вызывает автовыключение, настраивается в регистре ЕССPAS. Компараторы могут работать в любом режиме, генерирующем прерывания. При автовыключении на выводы модуля ЕССР подаются уровни, установленные битами PSSACn, PSSBDn.

Внутренний сигнал автовыключения соединен по схеме логического «И» с сигналами модуля ЕССР, что позволяет немедленно асинхронно выключать выводы модуля ЕССР. Если сигнал автовыключения находится в активном состоянии, то новый цикл не начнется, а прерванный цикл сброшен, устраняя короткий импульс.

Бит ЕССPASE устанавливается в '1' аппаратно при автовыключении, а сбрасывается в '0' программно. Разрешить работу модуля ЕССР можно только сбросом бита ЕССPASE в '0'.

Записью '1' в бит ЕССPASE можно программно инициировать режим автовыключения.

Регистр 16-2. Регистр автовыключения модуля ЕССР в режиме захват/сравнения/ШИМ ЕССPAS

R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
ЕССPASE	ЕССPAS2	ЕССPAS1	ЕССPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0
Бит 7							Бит 0

Бит 7 **ЕССPASE:** Флаг автовыключения модуля ЕССР
 0 = модуль ЕССР работает
 1 = модуль ЕССР в выключенном состоянии, необходимо сбросить этот бит для продолжения работы

Бит 6-4 **ЕССPAS<2:0>:** Режим работы автовыключения модуля ЕССР
 000 = функция автовыключения запрещена, компараторы не влияют на работу ЕССР
 001 = изменение выхода компаратора 1 выключает модуль ЕССР
 010 = изменение выхода компаратора 2 выключает модуль ЕССР
 011 = изменение выхода компаратора 1 или компаратора 2 выключает модуль ЕССР
 100 = EXTINT0 выключает модуль ЕССР
 101 = EXTINT0 или изменение выхода компаратора 1 выключает модуль ЕССР
 110 = EXTINT0 или изменение выхода компаратора 2 выключает модуль ЕССР
 111 = EXTINT0, изменение выхода компаратора 1 или компаратора 2 выключает модуль ЕССР

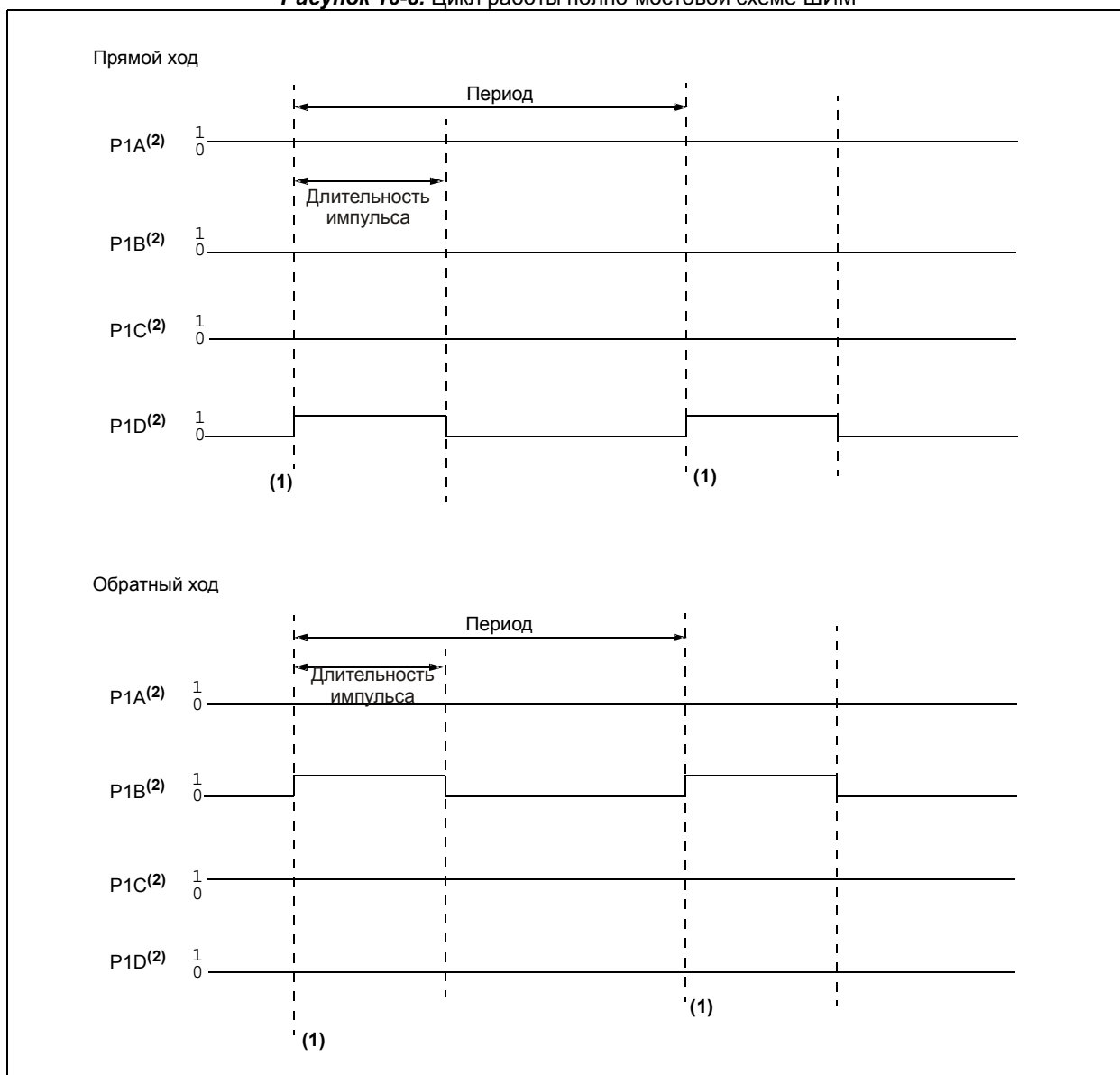
Бит 3-2 **PSSACn:** Логические уровни выводов А, С в выключенном состоянии модуля ЕССР
 00 = на выводах А, С логический уровень '0'
 01 = на выводах А, С логический уровень '1'
 1x = выводы А, С в 3-м состоянии

Бит 1-0 **PSSBDn:** Логические уровни выводов В, D в выключенном состоянии модуля ЕССР
 00 = на выводах В, D логический уровень '0'
 01 = на выводах В, D логический уровень '1'
 1x = выводы В, D в 3-м состоянии

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как '0'	
- n = значение после POR	'1' = бит установлен	'0' = бит сброшен	X = неизвестное сост.

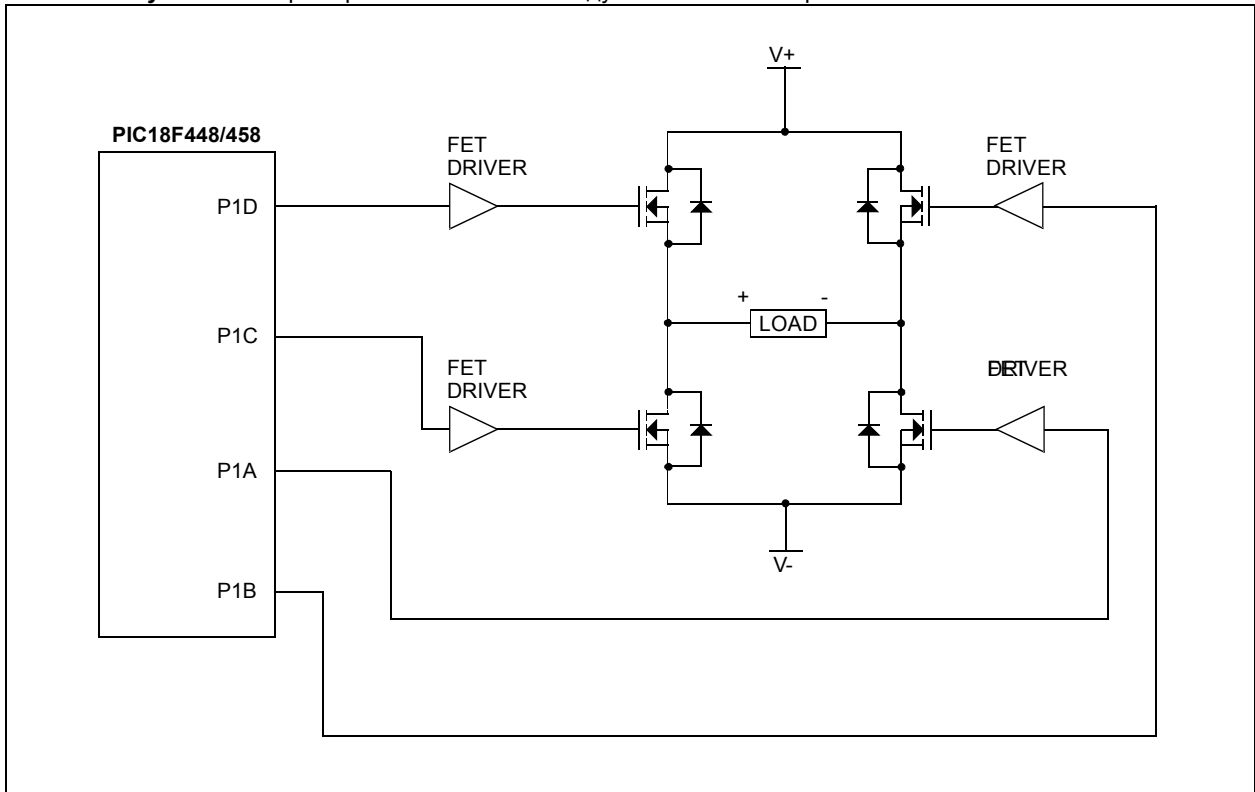
В полно-мостовой схеме для управления используются четыре вывода, однако, одновременно активны только два вывода. В прямом режиме на выводе RD4/PSP4/ECCP1/P1A активный уровень сигнала, а на RD7/PSP7/P1D ШИМ сигнал. В обратном режиме на выводе RD6/PSP6/P1C активный уровень сигнала, а на RD5/PSP5/P1B ШИМ сигнал. Т.к. выводы P1A, P1B, P1C и P1D мультиплицированы с цифровыми каналами порта ввода/вывода PORTD <4:7>, биты направления TRISD<4:7> должны быть сброшены в '0' для настройки выводов P1A, P1B, P1C и P1D как выходы.

Рисунок 16-8. Цикл работы полно-мостовой схеме ШИМ



Примечания:

1. В этот момент значение TMR2 равно PR2.
2. Активным является высокий уровень выходного сигнала.

Рисунок 16-9. Примеры использования модуля ЕССР в ШИМ режиме полно-мостовой схемы

16.3.6 Программируемая задержка (мертвая зона)

В приложениях с полу-мостовой и полно-мостовой схемой включения нагрузки, при работе всех ключей с частотой ШИМ, выключение ключа обычно требует большего времени, чем его включение. Если оба ключа плеча (верхний и нижний) переключаются одновременно (или за малый промежуток времени), на короткое время оба ключа будут открыты, пока один ключ полностью не закроется. В этот момент времени протекает очень большой ток, который называется – сквозной ток моста. Чтобы предотвратить появление сквозного тока в моменты переключения, открытие ключа обычно задерживается, чтобы позволить другому ключу успеть полностью закрыться.

В полу-мостовом включении доступна программная настройка задержки, чтобы избежать появления сквозных токов. Задержка добавляется при переходе от неактивного состояния в активное (пояснения смотрите на рисунке 16-6). В регистре ЕССР1DEL устанавливается длительность задержки.

Регистр 16-3. Настройка длительности задержки

R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
EPDC7	EPDC6	EPDC5	EPDC4	EPDC3	EPDC2	EPDC1	EPDC0
Бит 7				Бит 0			

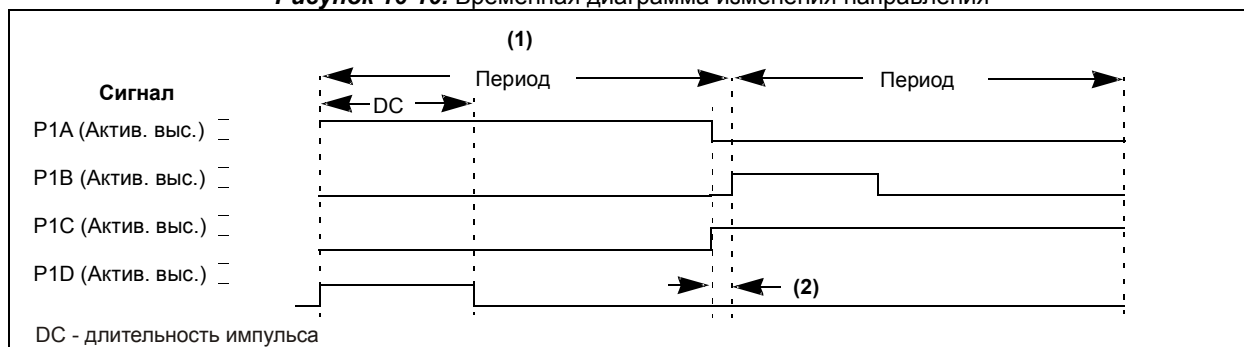
Бит 7-0 **EPDC<7:0>**: Длительность задержки для полу-мостовой схемы включения
Число циклов $F_{osc}/4$ ($4 * T_{osc}$) между переходами на P1A и P1B

Обозначения	
R = чтение бита	W = запись бита
- n = значение после POR	'1' = бит установлен
	U = не используется, читается как '0'
	'0' = бит сброшен
	X = неизвестное сост.

16.3.7 Изменение направления при полно-мостовой схеме включения

При полно-мостовой схеме включения бит EPWM1M1 в регистре ECCP1CON позволяет программно управлять направлением прямое/обратное. Изменение бита направления EPWM1M1 вступает в силу на следующем цикле ШИМ модуля ECCP1. При смене направления циклы ШИМ продолжают выполнять, однако, на немодулируемых выходах P1A и P1C произойдет смена уровня, на соответствующий новому направлению за T_{osc} , $4 \times T_{osc}$ или $16 \times T_{osc}$ (в зависимости от коэффициента делителя TMR2 T2CKRS <1:0> = 00, 01 и 1x,) до завершения цикла ШИМ. В момент перехода выводы P1B и P1D будут находиться в неактивном состоянии. Пояснения смотрите на рисунке 16-10.

Рисунок 16-10. Временная диаграмма изменения направления



Примечания:

1. Бит направления ECCP1CON.EPWM1M1 может быть изменен в любой момент.
2. При смене направления циклы ШИМ продолжают выполнять, однако, на немодулируемых выходах P1A и P1C произойдет смена уровня, на соответствующий новому направлению за T_{osc} , $4 \times T_{osc}$ или $16 \times T_{osc}$ (в зависимости от коэффициента делителя TMR2 T2CKRS <1:0> = 00, 01 и 1x,) до завершения цикла ШИМ. В момент перехода выводы P1B и P1D будут находиться в неактивном состоянии.

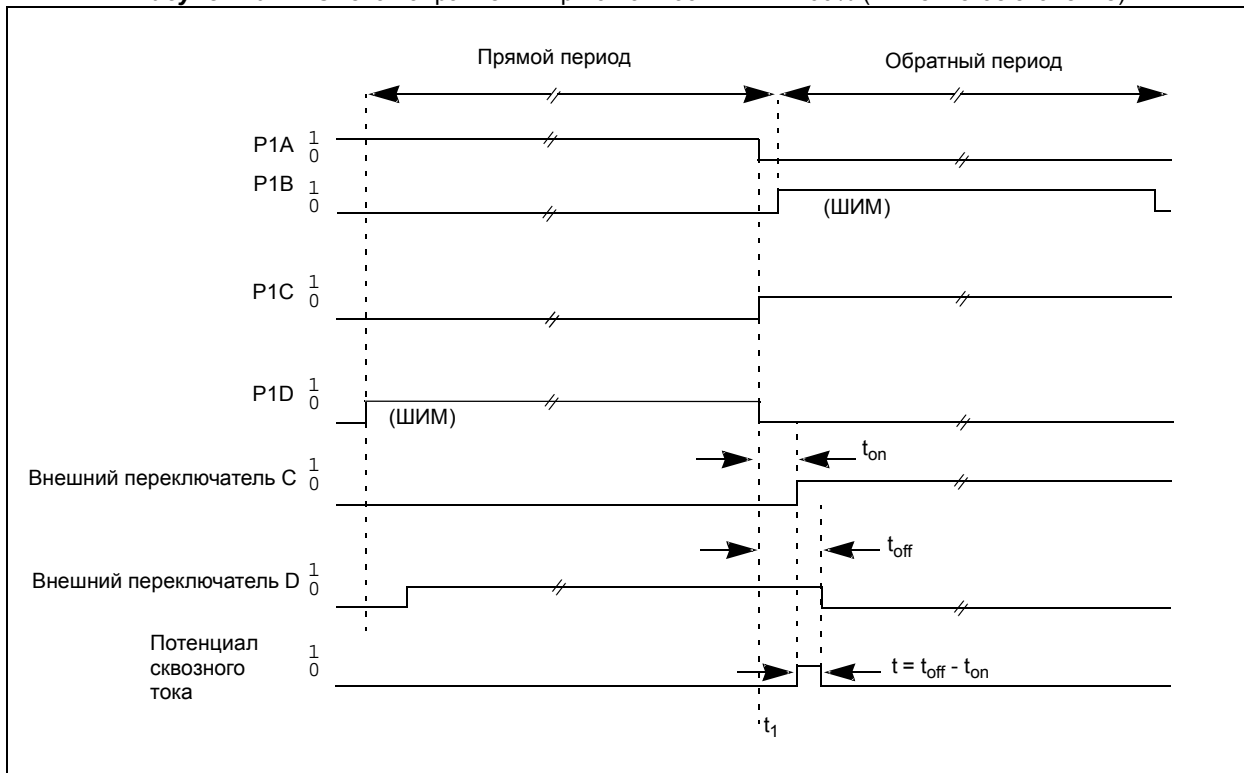
Обратите внимание, что в полно-мостовой схеме включения модуль ECCP не формирует никакой задержки. В общем случае, когда модуляция выполняется только одним ключом, задержка между переключениями не требуется. Однако, существует случаи, когда такая задержка может быть необходима. Такая ситуация возможна, когда истинны все следующие условия:

1. Направление изменяется, когда скважность ШИМ равна (или близка) 100%
2. Время выключения силовых ключей, учитывая задержку на силовом ключе и драйвере ключа, больше времени включения.

На рисунке 16-11 показан пример перехода в прямое направление ШИМ со скважностью импульсов близком к 100%. В момент времени t_1 на выводах P1A и P1D не активный уровень сигнала, а на выводе P1C устанавливается активный уровень. В этом примере время выключения больше времени включения, поэтому возможны сквозные токи через ключи QB, QD длительностью $t = t_{off} - t_{on}$. Тот же самый эффект возникнет на ключах QC, QV при смене направления от обратного к прямому.

Если изменяется направление при большой скважности импульсов ШИМ, необходимо выполнить одно из следующих требований:

1. Не изменять направление при скважности ШИМ равной 100% или близком значении.
2. Использовать ключи, в которых реализована схема ускорения закрытия. Время закрытия ключа (t_{off}) должно быть меньше времени открытия (t_{on}).

Рисунок 16-11. Смена направления при скважности ШИМ 100% (или близкое значение)

Примечания:

1. Активным является высокий уровень выходного сигнала.
2. t_{ON} задержка включения, учитывая драйверы и силовые ключи.
3. t_{OFF} задержка выключения, учитывая драйверы и силовые ключи.

16.3.8 Реализация системы

При работе модуля ЕССР в ШИМ режиме требуется установка на выводах ШИМ соответствующих подтягивающих резисторов к цепи питания или общей шине. При включении питания выводы микроконтроллера находятся в высокоимпедансном состоянии. Внешние подтягивающие резисторы должны удерживать ключи в закрытом состоянии, пока микроконтроллер не сформирует на выводах необходимые уровни или инициализирует модуль ЕССР в ШИМ режиме.

16.3.9 Рекомендации по инициализации

До включения модуля ЕССР в ШИМ режиме на выводах P1A, P1B, P1C, P1D могут быть случайные уровни сигналов. Настройка выводов на выход битами TRISD одновременно с инициализацией модуля ЕССР может привести к порче устройства и источника питания. Настройку модуля ЕССР необходимо выполнять при работе выводов P1A, P1B, P1C, P1D как входов. После выполнения модулем ЕССР полного цикла ШИМ, выводы P1A, P1B, P1C, P1D могут быть настроены на выход битами TRISD. По завершению полного цикла ШИМ устанавливается в '1' бит TMR2IF.

16.3.10 Последовательность действий для настройки модуля ЕССР в ШИМ режиме

Необходимо выполнить следующую последовательность действий для правильной настройки модуля ЕССР в ШИМ режиме:

1. Настроить ЕССР в ШИМ режим:
 - a. Настроить выходы ЕССР1/P1A, P1B, P1C и/или P1D как входы битами TRISD.
 - b. Установить период ШИМ в регистре PR2.
 - c. Установить длительность импульса ШИМ в регистре ЕССР1L и ЕССР1CON <5:4>.
 - d. Выбрать режим работы модуля ЕССР в регистре ЕССР1CON. Битами ЕССР1М <3:0> установите требуемые активные уровни. С помощью битов EPWM1М <1:0> выберете реализацию ШИМ режима: один вывод; полу-мостовая схема; полно-мостовая схема прямой ход или полно-мостовая схема обратный ход.
 - e. Для полу-мостовой схемы установите длительность задержки (мертвой зоны), загружая значение в регистр ЕССР1DEL.
2. Настройка и включение TMR2:
 - a. Сбросить флаг прерывания TMR2IF в регистре PIR1.
 - b. Выбрать коэффициент делителя TMR2 (биты T2CKPS <1:0> регистра T2CON).
 - c. Включить TMR2 установкой бита TMR2ON в регистре T2CON.
3. Настроить выходы ШИМ, после начала следующего цикла ШИМ:
 - a. Ожидать переполнение TMR2, начало нового цикла ШИМ (установка бита TMR2IF).
 - b. Настроить выходы ЕССР1/P1A, P1B, P1C и/или P1D как выходы сбросом соответствующих битов TRISD.

Таблица 16-4. Регистры и биты, связанные с работой модуля ЕССР в ШИМ режиме

Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Значение после POR, BOR
INTCON	GIE/GIEH	PEIE/GIEL	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	0000 000x
IRP1	PSP1P	AD1P	RC1P	TX1P	SS1P	CCP11P	TMR21P	TMR11P	1111 1111
PIR1	PSP1F	AD1F	RC1F	TX1F	SS1F	CCP11F	TMR21F	TMR11F	0000 0000
PIE1	PSP1E	AD1E	RC1E	TX1E	SS1E	CCP11E	TMR21E	TMR11E	0000 0000
IRP2	-	CM1P	-	EE1P	BCL1P	LVD1P	TMR31P	ECCP11P	-1-1 1111
PIR2	-	CM1F	-	EE1F	BCL1F	LVD1F	TMR31F	ECCP11F	-0-0 0000
PIE2	-	CM1E	-	EE1E	BCL1E	LVD1E	TMR31E	ECCP11E	-0-0 0000
TRISD	Регистр направления данных								1111 1111
TMR2	Регистр таймера 2								0000 0000
T2CON	-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000
PR2	Регистр периода таймера 2								1111 1111
ECCPR1H	Регистр 1 Захват/Сравнение/ШИМ старший байт								xxxx xxxx
ECCPR1L	Регистр 1 Захват/Сравнение/ШИМ младший байт								xxxx xxxx
ECCP1CON	EPWM1M1	EPWM1M0	EDC1B1	EDC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0000 0000
ECCPAS	ECCPASE	ECCPAS2	ECCPAS1	ECCPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0	0000 0000
ECC1DEL	Регистр задержки ШИМ								0000 0000

Обозначения: x = неизвестно; u = не изменяется; r = резерв; - = не реализован, читается как '0'.

Затененные ячейки на работу не влияют.

Уважаемые господа!

ООО «Микро-Чип» поставляет полную номенклатуру комплектующих фирмы **Microchip Technology Inc** и осуществляет качественную техническую поддержку на русском языке.

С техническими вопросами Вы можете обращаться по адресу support@microchip.ru

По вопросам поставок комплектующих Вы можете обращаться к нам по телефонам:

(095) 963-9601

(095) 737-7545

и адресу sales@microchip.ru

На сайте

www.microchip.ru

Вы можете узнать последние новости нашей фирмы, найти техническую документацию и информацию по наличию комплектующих на складе.