

# PIC18FXX2

Однокристальные 8-разрядные FLASH CMOS  
микроконтроллеры с 10 – разрядным АЦП  
компании Microchip Technology Incorporated

- PIC18F242
- PIC18F252
- PIC18F442
- PIC18F452

Часть 1  
(Введение, Тактовый генератор, Сброс)

Перевод основывается на технической документации DS39564A  
компании Microchip Technology Incorporated, USA.

© ООО «Микро-Чип»  
Москва - 2003

Распространяется бесплатно.  
Полное или частичное воспроизведение материала допускается только с письменного разрешения  
ООО «Микро-Чип»  
тел. (095) 737-7545  
[www.microchip.ru](http://www.microchip.ru)

---

# PIC18FXX2 Data Sheet

## High Performance, Enhanced FLASH Microcontrollers with 10-Bit A/D

**Trademarks:** The Microchip name, logo, PIC, PICmicro, PICMASTER, PIC-START, PRO MATE, KEELOQ, SEEVAL, MPLAB and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

Total Endurance, ICSP, In-Circuit Serial Programming, Filter-Lab, MXDEV, microID, *FlexROM*, *fuzzyLAB*, MPASM, MPLINK, MPLIB, PICDEM, ICEPIC, Migratable Memory, FanSense, ECONOMONITOR and SelectMode are trademarks of Microchip Technology Incorporated in the U.S.A.

Serialized Quick Term Programming (SQTP) is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

## 28/40-выводные высокоскоростные FLASH микроконтроллеры с 10-разрядным АЦП

### Высокоскоростной RISC микроконтроллер:

- Оптимизированная архитектура и система команд для написания программ на языке С
- Система команд совместима с командами семейств PIC16C, PIC17C и PIC18C
- Линейное адресное пространство памяти программ 32кбайта
- Линейное адресное пространство памяти данных 1.5кбайт

Устройство	Память программ		Память данных (байт)	EEPROM память данных (байт)
	Flash (байт)	Команд		
PIC18F242	16к	8192	768	256
PIC18F252	32к	16384	1536	256
PIC18F442	16к	8192	768	256
PIC18F452	32к	16384	1536	256

- Быстродействие до 10MIPS:
  - Тактовая частота от DC до 4МГц
  - Тактовая частота в режиме PLL от 4МГц до 10МГц
- 16-разрядные команды, 8-разрядные данные
- Система приоритетов прерываний
- Аппаратное умножение 8x8 за один машинный цикл

### Характеристика периферийных модулей:

- Высокая нагрузочная способность портов ввода/вывода
- Три входа внешних прерываний
- Модуль TMR0: 8/16-разрядный таймер/счетчик с программируемым 8-разрядным предделителем
- Модуль TMR1: 16-разрядный таймер/счетчик
- Модуль TMR2: 8-разрядный таймер/счетчик с 8-разрядным регистром периода (основной для ШИМ)
- Модуль TMR3: 16-разрядный таймер/счетчик
- Вторичный генератор тактового сигнала на основе TMR1/TMR3
- Два модуля CCP
  - Выводы модуля CCP могут работать как:
    - 16-разрядный захват, максимальная разрешающая способность 6.25нс (ТСУ/16)
    - 16-разрядное сравнение, максимальная разрешающая способность 100нс (ТСУ)
    - ШИМ, разрядность от 1 до 10 бит, Максимальная частота ШИМ 156кГц@8 бит; 39кГц@10 бит

### Характеристика периферийных модулей (продолжение):

- Модуль ведущего последовательного синхронного порта (MSSP)
  - 3-х проводной интерфейс SPITM (поддерживает 4 режима)
  - I2CTM (ведущий и ведомый режим)
- Адресуемый модуль USART, поддержка интерфейса RS-485 и RS-232
- Модуль PSP, ведомый параллельный порт

### Аналоговые периферийные модули:

- Модуль 10-разрядного АЦП:
  - Высокая скорость преобразования
  - Работа модуля АЦП в SLEEP режиме микроконтроллера
  - $DNL = \pm 1Lsb$ ,  $INL = \pm 1Lsb$
- Программируемый детектор пониженного напряжения (PLVD)
  - При обнаружении снижения напряжения возможна генерация прерываний
- Программируемый сброс по снижению напряжения питания

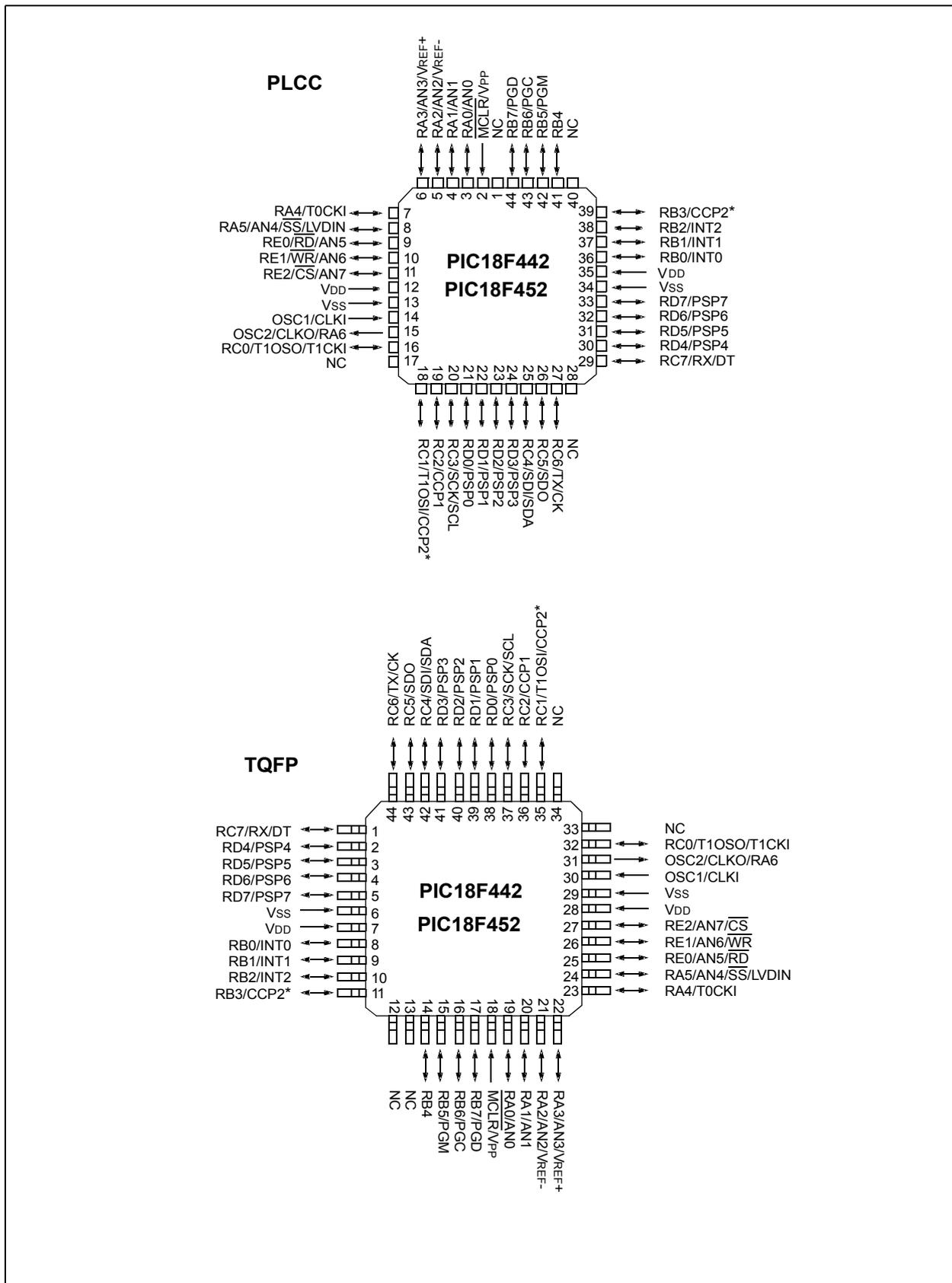
### Особенности микроконтроллеров

- 100 000 гарантированных циклов стирание/запись памяти программ
- 1 000 000 гарантированных циклов стирание/запись EEPROM памяти данных
- Возможность самопрограммирования
- Сброс по включению питания (POR), таймер включения питания (PWRT), таймер запуска генератора (OST)
- Сторожевой таймер WDT с отдельным RC генератором
- Программируемая защита кода программы
- Режим пониженного энергопотребления и режим SLEEP
- Выбор режима работы тактового генератора, включая:
  - 4 x PLL (от основного генератора)
  - Вторичный генератор (32кГц)
- Внутрисхемное программирование по двухпроводной линии (ICSP) с одним напряжением питания 5В
- Внутрисхемная отладка по двухпроводной линии (ICD)

### КМОП технология

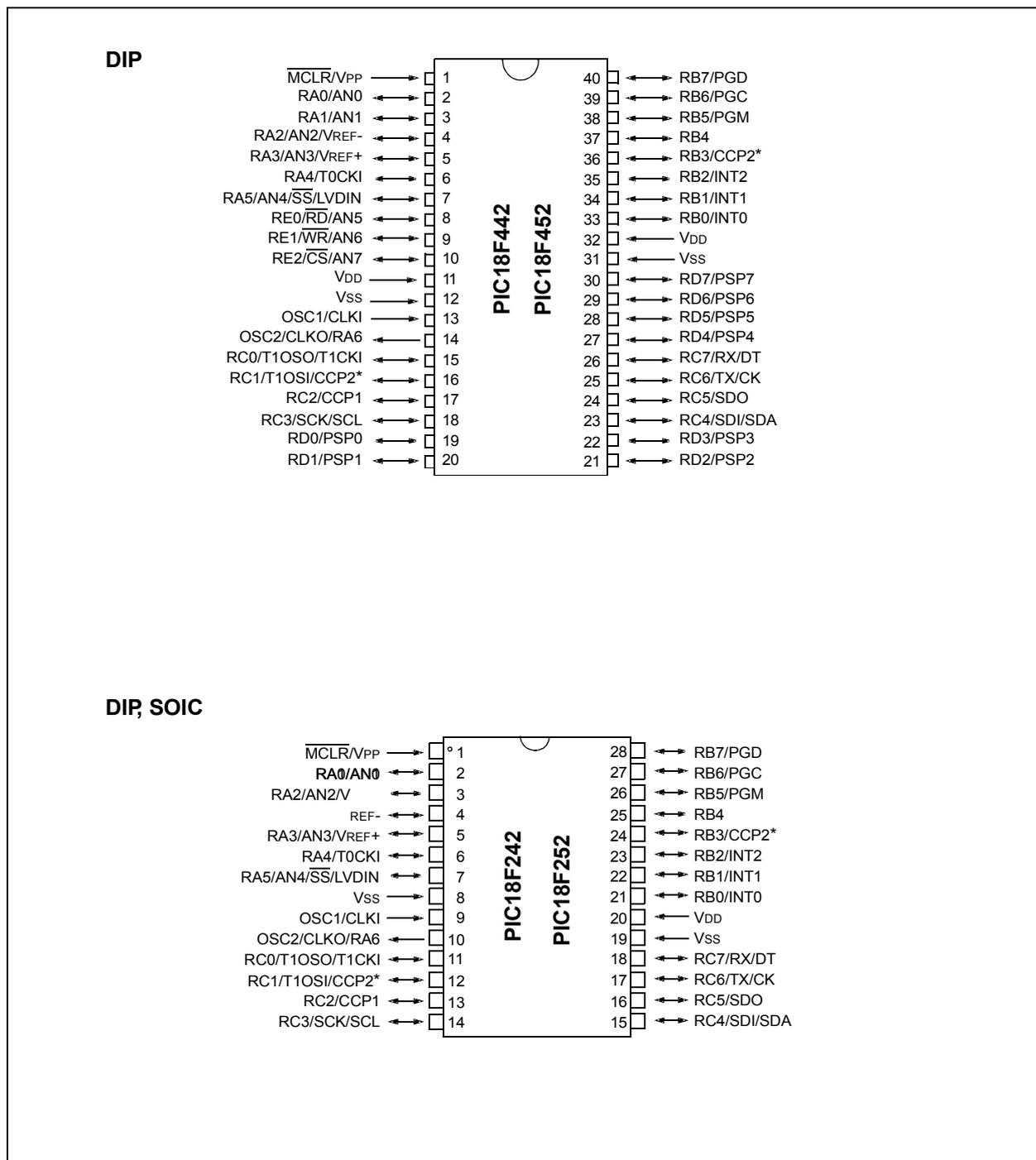
- Высокоскоростная энергосберегающая КМОП технология
- Полностью статическая архитектура
- Широкий диапазон напряжений питания (от 2.0В до 5.5В)
- Промышленный и расширенный температурные диапазоны

**Расположение выводов**



\* RB3 – альтернативный вывод модуля CCP2

## Расположение выводов (продолжение)



Примечание. Микроконтроллеры PIC18F4X2 совместимы по выводам с 40-выводными PIC16C7X.

\* RB3 – альтернативный вывод модуля CCP2

## Содержание

<b>1. Введение.....</b>	<b>5</b>
<b>2. Тактовый генератор.....</b>	<b>15</b>
2.1 Режимы работы тактового генератора .....	15
2.2 Кварцевый/керамический резонатор .....	15
2.3 RC генератор .....	16
2.4 Внешний тактовый сигнал.....	17
2.5 HS/PLL .....	17
2.6 Переключение тактового генератора .....	18
2.6.1 <i>Бит переключения тактового генератора</i> .....	18
2.6.2 <i>Переключение источника тактового сигнала</i> .....	19
2.7 Влияние режима SLEEP на работу тактового генератора.....	21
2.8 Задержка старта после включения питания .....	21
<b>3. Сброс.....</b>	<b>22</b>
3.1 Сброс по включению питания POR.....	23
3.2 Таймер включения питания PWRT .....	23
3.3 Таймер запуска генератора OST.....	23
3.4 Таймер запуска PLL.....	23
3.5 Сброс по снижению напряжения питания BOR .....	23
3.6 Последовательность удержания микроконтроллера в состоянии сброса .....	24

## 1. Введение

В этом документе представлена информация по следующим микроконтроллерам:

1. PIC18F242
2. PIC18F252
3. PIC18F442
4. PIC18F452

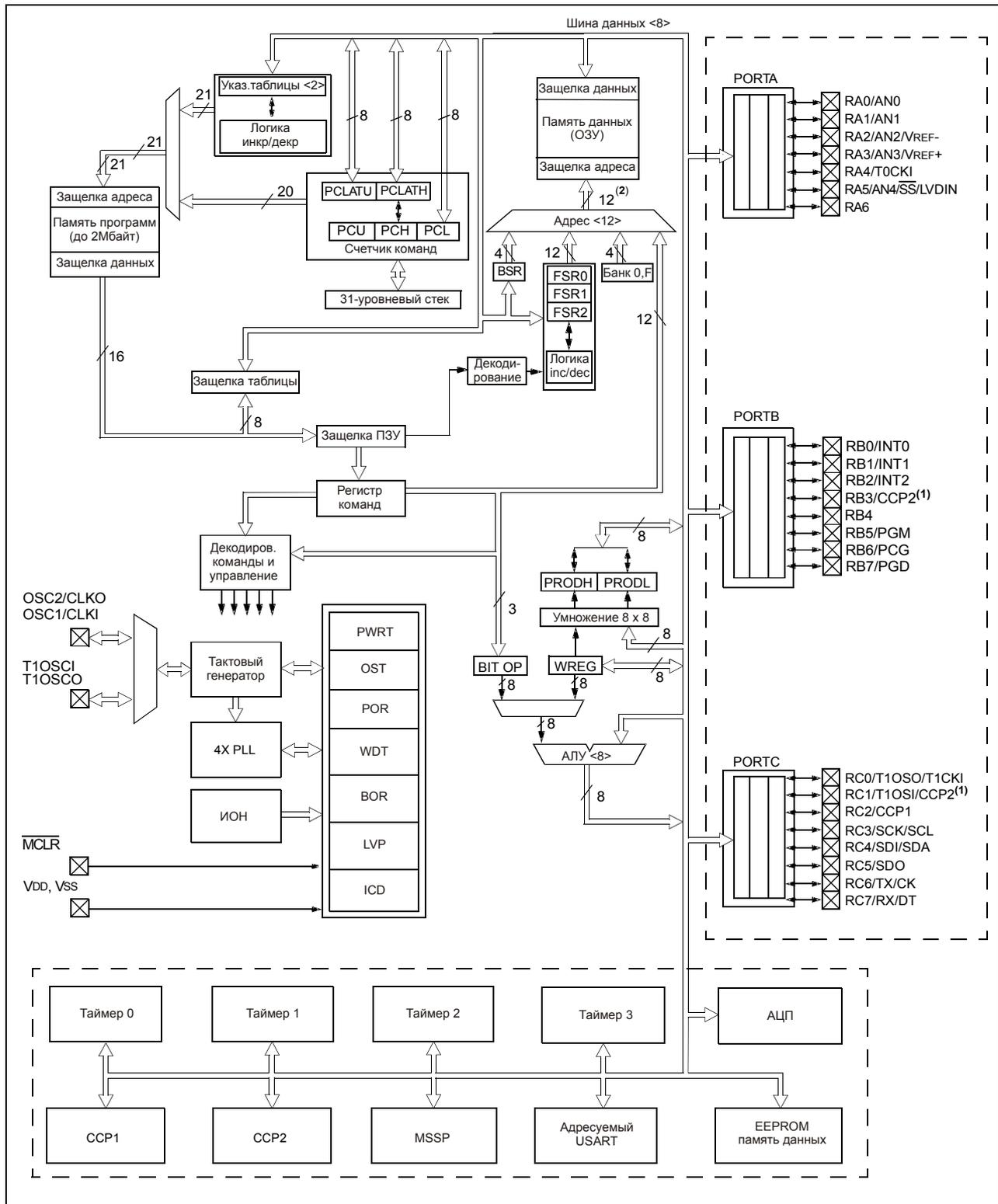
Микроконтроллеры выпускаются в 28-выводных и 40/44-выводных корпусах. 28-выводные микроконтроллеры не имеют модуля ведомого параллельного порта (PSP), а число реализованных входных каналов АЦП 5. Предварительную информацию смотрите в таблице 1-1.

На рисунке 1-1 представлена структурная схема 28-выводных микроконтроллеров, а на рисунке 1-2 показана структурная схема 40-выводных микроконтроллеров. В таблицах 1-2 и 1-3 соответственно представлено назначение выводов 28-выводных и 40-выводных микроконтроллеров.

**Таблица 1-1.** Основные характеристики микроконтроллеров

Параметр	PIC18F242	PIC18F252	PIC18F442	PIC18F452
Тактовая частота	DC-40МГц	DC-40МГц	DC-40МГц	DC-40МГц
Память программ (байт)	16K	32K	16K	32K
Память программ (команд)	8192	16384	8192	16384
Память данных (байт)	768	1536	768	1536
EEPROM память данных (байт)	256	256	256	256
Источников прерываний	17	17	17	17
Порты ввода/вывода	PORT A, B, C	PORT A, B, C	PORT A, B, C, D, E	PORT A, B, C, D, E
Таймеры	4	4	4	4
Модуль ССР	2	2	2	2
Последовательные интерфейсы	MSSP, адресуемый USART	MSSP, адресуемый USART	MSSP, адресуемый USART	MSSP, адресуемый USART
Параллельные интерфейсы	-	-	PSP	PSP
Модуль 10-разрядного АЦП	5 каналов	5 каналов	8 каналов	8 каналов
Сброс	POR, BOR, команда RESET, переполнение стека, исчерпание стека (PWRT, OST)			
Программируемый детектор пониженного напряжения	Есть	Есть	Есть	Есть
Программируемый сброс по снижению напряжения питания (BOR)	Есть	Есть	Есть	Есть
Команд микроконтроллера	75	75	75	75
Корпус	28DIP 28SOIC	28DIP 28SOIC	40DIP 44PLCC 44TQFP	40DIP 44PLCC 44TQFP

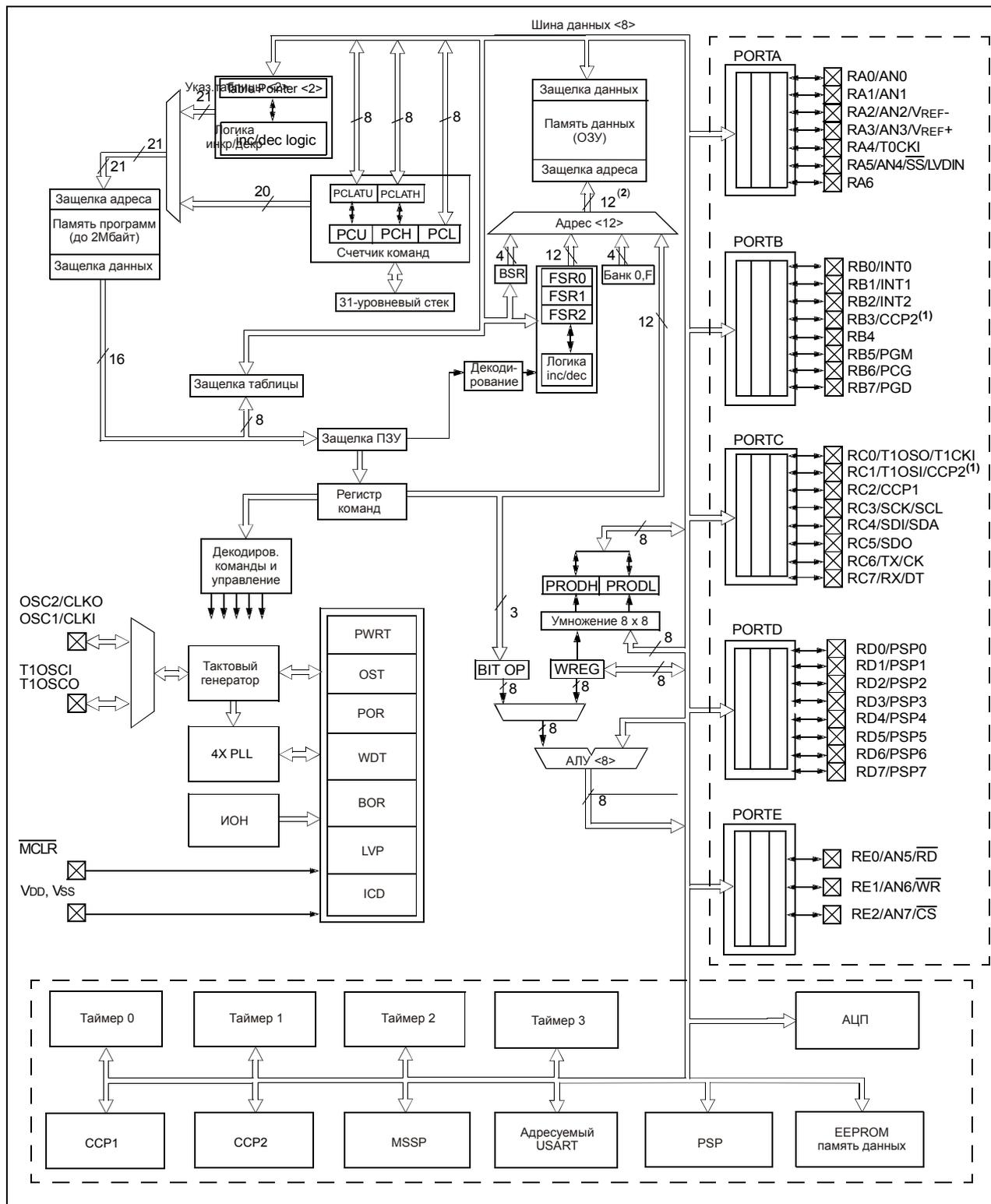
Рисунок 1-1. Структурная схема микроконтроллеров PIC18F2X2



Примечания:

1. Подключение вывода CCP2 к каналу порта ввода/вывода RB3 определяется битом конфигурации микроконтроллера.
2. Старшие биты адреса регистра ОЗУ берутся из регистра BSR (кроме команды MOVFF).
3. Большинство каналов ввода/вывода мультиплицируются с выводами периферийных модулей.

Рисунок 1-2. Структурная схема микроконтроллеров PIC18F4X2



## Примечания:

1. Подключение вывода CCP2 к каналу порта ввода/вывода RB3 определяется битом конфигурации микроконтроллера.
2. Старшие биты адреса регистра ОЗУ берутся из регистра BSR (кроме команды MOVFF).
3. Большинство каналов ввода/вывода мультиплицируются с выводами периферийных модулей.

Таблица 1-2. Назначение выводов в микроконтроллерах PIC18F2X2

Обозначение	Номер вывода		Тип вывода	Тип буфера	Описание
	DIP	SOIC			
-MCLR/V <sub>PP</sub> -MCLR V <sub>PP</sub>	1	1	I P	ST -	Вход сброса микроконтроллера или напряжение программирования Вход сброса микроконтроллера. Активный низкий логический уровень. Вход напряжения программирования.
OSC1/CLKIN OSC1 CLKIN	9	9	I I	ST CMOS	Кварцевый резонатор или вход внешнего тактового сигнала. Вход для подключения кварцевого резонатора или внешнего тактового сигнала. ST буфер в RC режиме тактового генератора, CMOS в остальных режимах. Вход внешнего тактового сигнала. Всегда связан с функциями OSC1 (см. OSC1/CLKIN, OSC2/CLKO).
OSC2/CLKO/RA6 OSC2 CLKO RA6	10	10	O O I/O	- - TTL	Кварцевый резонатор или выход тактового сигнала. Выход для подключения кварцевого резонатора в режиме кварцевого резонатора тактового генератора. В RC режиме тактового генератора на выводе CLKO присутствует сигнал с частотой F <sub>OSC</sub> /4, синхронный выполнению команд микроконтроллером. Канал порта ввода/вывода.
RA0/AN0 RA0 AN0 RA1/AN1 RA1 AN1 RA2/AN2/V <sub>REF-</sub> RA2 AN2 V <sub>REF-</sub> RA3/AN3/V <sub>REF+</sub> RA3 AN3 V <sub>REF+</sub> RA4/T0CKI RA4 T0CKI RA5/AN4/-SS/LVDIN RA5 AN4 -SS LVDIN RA6	2 3 4 5 6 7	2 3 4 5 6 7	I/O I I/O I I/O I I/O I I/O I I I I	TTL AN TTL AN TTL AN AN TTL AN ST/OD ST TTL AN ST AN	PORTA – двунаправленный порт ввода/вывода. Цифровой канал порта ввода/вывода. Аналоговый вход 0. Цифровой канал порта ввода/вывода. Аналоговый вход 1. Цифровой канал порта ввода/вывода. Аналоговый вход 2. Вход опорного напряжения АЦП. Цифровой канал порта ввода/вывода. Аналоговый вход 3. Вход опорного напряжения АЦП. Цифровой канал порта ввода/вывода. Выход с открытым коллектором. Вход тактового сигнала для TMR0. Цифровой канал порта ввода/вывода. Аналоговый вход 4. Вход выбора ведомого SPI. Вход детектора пониженного напряжения. Смотрите OSC2/CLKO/RA6.

Обозначения:

TTL = TTL совместимый вход

ST = вход с триггером Шмидта и КМОП уровнями

O = выход

OD = выход с открытым коллектором (нет диода, подключенного к V<sub>DD</sub>)

CMOS = КМОП совместимый вход/выход

I = вход

P = питание

AN = аналоговый вход

Таблица 1-2. Назначение выводов в микроконтроллерах PIC18F2X2 (продолжение)

Обозначение	Номер вывода		Тип вывода	Тип буфера	Описание
	DIP	SOIC			
RB0/INT0	21	21			PORTB – двунаправленный порт ввода/вывода. На всех входах PORTB могут быть программно включены подтягивающие резисторы.
RB0			I/O	TTL	Цифровой канал порта ввода/вывода.
INT0			I	ST	Вход внешнего прерывания 0.
RB1/INT1	22	22			
RB1			I/O	TTL	Цифровой канал порта ввода/вывода.
INT1			I	ST	Вход внешнего прерывания 1.
RB2/INT2	23	23			
RB2			I/O	TTL	Цифровой канал порта ввода/вывода.
INT2			I	ST	Вход внешнего прерывания 2.
RB3/CCP2	24	24			
RB3			I/O	TTL	Цифровой канал порта ввода/вывода.
CCP2			I/O	ST	Вход захвата 2, выход сравнения 2, выход ШИМ 2.
RB4	25	25	I/O	TTL	Цифровой канал порта ввода/вывода. Прерывания по изменению уровня сигнала на входе.
RB5/PGM	26	26			
RB5			I/O	TTL	Цифровой канал порта ввода/вывода. Прерывания по изменению уровня сигнала на входе.
PGM			I	ST	Включение режима низковольтного программирования ICSP.
RB6/PGC	27	27			
RB6			I/O	TTL	Цифровой канал порта ввода/вывода. Прерывания по изменению уровня сигнала на входе.
PGC			I	ST	Вход тактового сигнала для внутрисхемной отладки и программирования ICSP
RB7/PGD	28	28			
RB7			I/O	TTL	Цифровой канал порта ввода/вывода. Прерывания по изменению уровня сигнала на входе.
PGD			I	ST	Вывод данных для внутрисхемной отладки и программирования ICSP.

Обозначения:

TTL = TTL совместимый вход

ST = вход с триггером Шмидта и КМОП уровнями

O = выход

OD = выход с открытым коллектором (нет диода, подключенного к  $V_{DD}$ )

CMOS = КМОП совместимый вход/выход

I = вход

P = питание

AN = аналоговый вход

Таблица 1-2. Назначение выводов в микроконтроллерах PIC18F2X2 (продолжение)

Обозначение	Номер вывода		Тип вывода	Тип буфера	Описание
	DIP	SOIC			
RC0/T1OSO/T1CKI RC0 T1OSO  T1CKI	11	11	I/O O  I	ST -  ST	PORTC – двунаправленный порт ввода/вывода. Цифровой канал порта ввода/вывода. Выход для подключения кварцевого резонатора TMR1. Вход тактового сигнала для TMR1/TMR3
RC1/T1OSI/CCP2 RC1 T1OSI CCP2	12	12	I/O I I/O	ST CMOS ST	Цифровой канал порта ввода/вывода. Вход для подключения кварцевого резонатора TMR1. Вход захвата 2, выход сравнения 2, выход ШИМ.
RC2/CCP1 RC2 CCP1	13	13	I/O I/O	ST ST	Цифровой канал порта ввода/вывода. Вход захвата 1, выход сравнения 1, выход ШИМ 1
RC3/SCK/SCL RC3 SCK SCL	14	14	I/O I/O I/O	ST ST ST	Цифровой канал порта ввода/вывода. Вход/выход тактового сигнала в режиме SPI. Вход/выход тактового сигнала в режиме I <sup>2</sup> C.
RC4/SDI/SDA RC4 SDI SDA	15	15	I/O I I/O	ST ST ST	Цифровой канал порта ввода/вывода. Вход данных в режиме SPI. Вход/выход данных в режиме I <sup>2</sup> C.
RC5/SDO RC5 SDO	16	16	I/O O	ST -	Цифровой канал порта ввода/вывода. Выход данных в режиме SPI.
RC6/TX/CK RC6 TX CK	17	17	I/O O I/O	ST - ST	Цифровой канал порта ввода/вывода. Выход передатчика USART в асинхронном режиме. Вывод синхронизации в синхронном режиме USART.
RC7/RX/DT RC7 RX DT	18	18	I/O I I/O	ST ST ST	Цифровой канал порта ввода/вывода. Вход приемника USART в асинхронном режиме. Вывод данных USART в синхронном режиме.
V <sub>SS</sub>	8, 19	8, 19	P	-	Общий вывод для логики ядра и портов ввода/вывода.
V <sub>DD</sub>	20	20	P	-	Напряжение питания для логики ядра и портов ввода/вывода.

Обозначения:

TTL = TTL совместимый вход

ST = вход с триггером Шмидта и КМОП уровнями

O = выход

OD = выход с открытым коллектором (нет диода, подключенного к V<sub>DD</sub>)

CMOS = КМОП совместимый вход/выход

I = вход

P = питание

AN = аналоговый вход

Таблица 1-3. Назначение выводов в микроконтроллерах PIC18F4X2

Обозначение	Номер вывода			Тип вывода	Тип буфера	Описание
	DIP	PLCC	TQFP			
-MCLR/V <sub>PP</sub>	1	2	18			Вход сброса микроконтроллера или напряжение программирования Вход сброса микроконтроллера. Активный низкий логический уровень. Вход напряжения программирования.
-MCLR				I	ST	
V <sub>PP</sub>				P	-	
NC	-	1,17, 28,40	12,13, 33,34	-	-	Эти выводы внутри микросхемы не подключены.
OSC1/CLKIN	13	14	30			Кварцевый резонатор или вход внешнего тактового сигнала. Вход для подключения кварцевого резонатора или внешнего тактового сигнала. ST буфер в RC режиме тактового генератора, CMOS в остальных режимах. Вход внешнего тактового сигнала. Всегда связан с функциями OSC1 (см. OSC1/CLKIN, OSC2/CLKO).
OSC1				I	ST	
CLKIN				I	CMOS	
OSC2/CLKO/RA6	14	15	31			Кварцевый резонатор или выход тактового сигнала. Выход для подключения кварцевого резонатора в режиме кварцевого резонатора тактового генератора. В RC режиме тактового генератора на выводе CLKO присутствует сигнал с частотой F <sub>osc</sub> /4, синхронный выполнению команд микроконтроллером. Канал порта ввода/вывода.
OSC2				O	-	
CLKO				O	-	
RA6				I/O	TTL	
RA0/AN0	2	3	19	I/O	TTL	PORTA – двунаправленный порт ввода/вывода. Цифровой канал порта ввода/вывода. Аналоговый вход 0.
RA0				I	AN	
AN0						
RA1/AN1	3	4	20	I/O	TTL	Цифровой канал порта ввода/вывода. Аналоговый вход 1.
RA1				I	AN	
AN1						
RA2/AN2/V <sub>REF-</sub>	4	5	21	I/O	TTL	Цифровой канал порта ввода/вывода. Аналоговый вход 2. Вход опорного напряжения АЦП.
RA2				I	AN	
AN2				I	AN	
V <sub>REF-</sub>						
RA3/AN3/V <sub>REF+</sub>	5	6	22	I/O	TTL	Цифровой канал порта ввода/вывода. Аналоговый вход 3. Вход опорного напряжения АЦП.
RA3				I	AN	
AN3				I	AN	
V <sub>REF+</sub>						
RA4/T0CKI	6	7	23	I/O	ST/OD	Цифровой канал порта ввода/вывода. Выход с открытым коллектором. Вход тактового сигнала для TMR0.
RA4				I	ST	
T0CKI						
RA5/AN4/-SS/LVDIN	7	8	24	I/O	TTL	Цифровой канал порта ввода/вывода. Аналоговый вход 4. Вход выбора ведомого SPI. Вход детектора пониженного напряжения. Смотрите OSC2/CLKO/RA6.
RA5				I	AN	
AN4				I	ST	
-SS				I	AN	
LVDIN						
RA6						

Обозначения:

TTL = TTL совместимый вход

ST = вход с триггером Шмидта и КМОП уровнями

O = выход

OD = выход с открытым коллектором (нет диода, подключенного к V<sub>DD</sub>)

CMOS = КМОП совместимый вход/выход

I = вход

P = питание

AN = аналоговый вход

Таблица 1-3. Назначение выводов в микроконтроллерах PIC18F4X2 (продолжение)

Обозначение	Номер вывода			Тип вывода	Тип буфера	Описание
	DIP	PLCC	TQFP			
RB0/INT0 RB0 INT0	33	36	8	I/O I	TTL ST	PORTB – двунаправленный порт ввода/вывода. На всех входах PORTB могут быть программно включены подтягивающие резисторы. Цифровой канал порта ввода/вывода. Вход внешнего прерывания 0.
RB1/INT1 RB1 INT1	34	37	9	I/O I	TTL ST	Цифровой канал порта ввода/вывода. Вход внешнего прерывания 1.
RB2/INT2 RB2 INT2	35	38	10	I/O I	TTL ST	Цифровой канал порта ввода/вывода. Вход внешнего прерывания 2.
RB3/CCP2 RB3 CCP2	36	39	11	I/O I/O	TTL ST	Цифровой канал порта ввода/вывода. Вход захвата 2, выход сравнения 2, выход ШИМ 2.
RB4	37	41	14	I/O	TTL	Цифровой канал порта ввода/вывода. Прерывания по изменению уровня сигнала на входе.
RB5/PGM RB5  PGM	38	42	15	I/O  I	TTL  ST	Цифровой канал порта ввода/вывода. Прерывания по изменению уровня сигнала на входе. Включение режима низковольтного программирования ICSP.
RB6/PGC RB6  PGC	39	43	16	I/O  I	TTL  ST	Цифровой канал порта ввода/вывода. Прерывания по изменению уровня сигнала на входе. Вход тактового сигнала для внутрисхемной отладки и программирования ICSP
RB7/PGD RB7  PGD	40	44	17	I/O  I	TTL  ST	Цифровой канал порта ввода/вывода. Прерывания по изменению уровня сигнала на входе. Вывод данных для внутрисхемной отладки и программирования ICSP.

Обозначения:

TTL = ТТЛ совместимый вход

ST = вход с триггером Шмидта и КМОП уровнями

O = выход

OD = выход с открытым коллектором (нет диода, подключенного к V<sub>DD</sub>)

CMOS = КМОП совместимый вход/выход

I = вход

P = питание

AN = аналоговый вход

Таблица 1-3. Назначение выводов в микроконтроллерах PIC18F4X2 (продолжение)

Обозначение	Номер вывода			Тип вывода	Тип буфера	Описание
	DIP	PLCC	TQFP			
RC0/T1OSO/T1CKI RC0 T1OSO  T1CKI	15	16	32	I/O O  I	ST -  ST	PORTC – двунаправленный порт ввода/вывода. Цифровой канал порта ввода/вывода. Выход для подключения кварцевого резонатора TMR1. Вход тактового сигнала для TMR1/TMR3
RC1/T1OSI/CCP2 RC1 T1OSI  CCP2	16	18	35	I/O I  I/O	ST CMOS  ST	Цифровой канал порта ввода/вывода. Вход для подключения кварцевого резонатора TMR1. Вход захвата 2, выход сравнения 2, выход ШИМ.
RC2/CCP1 RC2 CCP1	17	19	36	I/O I/O	ST ST	Цифровой канал порта ввода/вывода. Вход захвата 1, выход сравнения 1, выход ШИМ 1
RC3/SCK/SCL RC3 SCK SCL	18	20	37	I/O I/O I/O	ST ST ST	Цифровой канал порта ввода/вывода. Вход/выход тактового сигнала в режиме SPI. Вход/выход тактового сигнала в режиме I <sup>2</sup> C.
RC4/SDI/SDA RC4 SDI SDA	23	25	42	I/O I I/O	ST ST ST	Цифровой канал порта ввода/вывода. Вход данных в режиме SPI. Вход/выход данных в режиме I <sup>2</sup> C.
RC5/SDO RC5 SDO	24	26	43	I/O O	ST -	Цифровой канал порта ввода/вывода. Выход данных в режиме SPI.
RC6/TX/CK RC6 TX  CK	25	27	44	I/O O  I/O	ST -  ST	Цифровой канал порта ввода/вывода. Выход передатчика USART в асинхронном режиме. Вывод синхронизации в синхронном режиме USART.
RC7/RX/DT RC7 RX DT	26	29	1	I/O I I/O	ST ST ST	Цифровой канал порта ввода/вывода. Вход приемника USART в асинхронном режиме. Вывод данных USART в синхронном режиме.

Обозначения:

TTL = TTL совместимый вход

ST = вход с триггером Шмидта и КМОП уровнями

O = выход

OD = выход с открытым коллектором (нет диода, подключенного к V<sub>DD</sub>)

CMOS = КМОП совместимый вход/выход

I = вход

P = питание

AN = аналоговый вход

Таблица 1-3. Назначение выводов в микроконтроллерах PIC18F4X2 (продолжение)

Обозначение	Номер вывода			Тип вывода	Тип буфера	Описание
	DIP	PLCC	TQFP			
RD0/PSP0	19	21	38	I/O	ST TTL	PORTD – двунаправленный порт ввода/вывода или параллельный ведомый порт для подключения к шине микропроцессора. В режиме PSP подключены входные буферы TTL. Цифровой канал порта ввода/вывода. Данные параллельного ведомого порта.
RD1/PSP1	20	22	39	I/O	ST TTL	Цифровой канал порта ввода/вывода. Данные параллельного ведомого порта.
RD2/PSP2	21	23	40	I/O	ST TTL	Цифровой канал порта ввода/вывода. Данные параллельного ведомого порта.
RD3/PSP3	22	24	41	I/O	ST TTL	Цифровой канал порта ввода/вывода. Данные параллельного ведомого порта.
RD4/PSP4	27	30	2	I/O	ST TTL	Цифровой канал порта ввода/вывода. Данные параллельного ведомого порта.
RD5/PSP5	28	31	3	I/O	ST TTL	Цифровой канал порта ввода/вывода. Данные параллельного ведомого порта.
RD6/PSP6	29	32	4	I/O	ST TTL	Цифровой канал порта ввода/вывода. Данные параллельного ведомого порта.
RD7/PSP7	30	33	5	I/O	ST TTL	Цифровой канал порта ввода/вывода. Данные параллельного ведомого порта.
RE0/-RD/AN5 RE0 -RD	8	9	25	I/O I	ST TTL	PORTE – двунаправленный порт ввода/вывода. Цифровой канал порта ввода/вывода. Вход сигнала чтения ведомого параллельного порта (см. –WR и –CS).
AN5 RE1/-WR/AN6 RE1 -WR	9	10	26	I I/O I	AN ST TTL	Аналоговый вход 5. Цифровой канал порта ввода/вывода. Вход сигнала записи в ведомый параллельный порт (см. –RD и –CS).
AN6 RE2/-CS/AN7 RE2 -CS	10	11	27	I I/O I	AN ST TTL	Аналоговый вход 6. Цифровой канал порта ввода/вывода. Вход сигнала выбора ведомого параллельного порта (см. –RD и –WR).
AN7				I	AN	Аналоговый вход 7.
V <sub>SS</sub>	12,31	13,34	6,29	P	-	Общий вывод для логики ядра и портов ввода/вывода.
V <sub>DD</sub>	11,32	12,35	7,28	P	-	Напряжение питания для логики ядра и портов ввода/вывода.

Обозначения:

TTL = TTL совместимый вход

ST = вход с триггером Шмидта и КМОП уровнями

O = выход

OD = выход с открытым коллектором (нет диода, подключенного к V<sub>DD</sub>)

CMOS = КМОП совместимый вход/выход

I = вход

P = питание

AN = аналоговый вход

## 2. Тактовый генератор

### 2.1 Режимы работы тактового генератора

Тактовый генератор PIC18FXX2 может работать в восьми режимах. Пользователь может выбрать один из восьми режимов тактового генератора в битах конфигурации микроконтроллера (FOSC2, FOSC1 и FOSC0):

1. LP – низкочастотный кварцевый резонатор (малое энергопотребление)
2. XT – кварцевый/керамический резонатор
3. HS – высокочастотный кварцевый/керамический резонатор
4. HS+PLL – высокочастотный резонатор с включенным PLL модулем
5. RC – внешний резистор/конденсатор
6. RCIO – внешний резистор/конденсатор с включенным каналом порта ввода/вывода
7. EC – внешний тактовый сигнал
8. ECIO – внешний тактовый сигнал с включенным каналом порта ввода/вывода

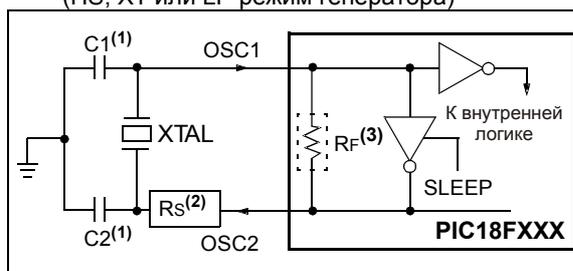
### 2.2 Кварцевый/керамический резонатор

Для формирования тактового сигнала в XT, LP, HS или HS+PLL режиме тактового генератора к выводам OSC1, OSC2 подключается кварцевый/керамический резонатор. Схему подключения смотрите на рисунке 2-1.

Для микроконтроллеров PIC18FXX2 необходимо использовать кварцевые/керамические резонаторы с параллельным резонатором.

**Примечание.** Использование резонаторов с последовательным резонансом может привести к получению тактовой частоты, не соответствующей параметрам резонатора.

**Рисунок 2-1.** Схема подключения кварцевого/керамического резонатора (HS, XT или LP режим генератора)



Примечания:

1. Смотрите таблицы 2-1 и 2-2 для выбора емкости конденсаторов C1, C2.
2. Для некоторых типов резонаторов может потребоваться последовательно включенный резистор R<sub>S</sub>.
3. Значение сопротивления R<sub>F</sub> зависит от выбранного режима тактового генератора.

**Таблица 2-1.** Емкость конденсаторов для керамического резонатора (оценочные значения)

Режим	Частота	C1	C2
XT	455кГц	68 – 100пФ	68 – 100пФ
	2.0МГц	15 – 68пФ	15 – 68пФ
	4.0МГц	15 – 68пФ	15 – 68пФ
HS	8.0МГц	10 – 68пФ	10 – 68пФ
	16.0МГц	10 – 22пФ	10 – 22пФ
Смотрите примечания к таблице.			
<b>Протестированные резонаторы</b>			
455кГц	Panasonic EFO-A455K04B		±0.3%
2.0МГц	Murata Erie CSA2.00MG		±0.5%
4.0МГц	Murata Erie CSA4.00MG		±0.5%
8.0МГц	Murata Erie CSA8.00MT		±0.5%
16.0МГц	Murata Erie CSA16.00MX		±0.5%
Все резонаторы не имели паразитной емкости.			

**Примечания:**

1. Большая емкость увеличивает стабильность генератора, но увеличивается и время запуска.
2. При напряжении питания менее 3В или при использовании некоторых керамических резонаторов может быть необходимо использование HS режима тактового генератора для низкочастотных резонаторов (или использовать кварцевый резонатор).
3. Значения емкости конденсаторов, указанные в таблице, являются оценочными, т.к. каждый резонатор имеет собственные характеристики. Проконсультируйтесь у производителя резонаторов для правильного выбора внешних компонентов.

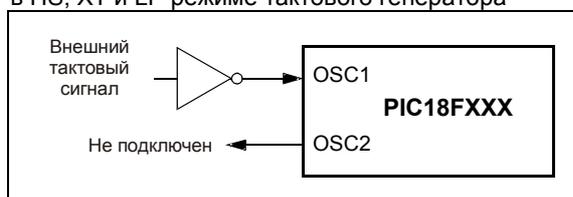
**Таблица 2-2.** Емкость конденсаторов для кварцевого резонатора (оценочные значения)

Режим	Частота	C1	C2
LP	32кГц	33пФ	33пФ
	200кГц	15пФ	15пФ
XT	200кГц	47 – 68пФ	47 – 68пФ
	1.0МГц	15пФ	15пФ
	4.0МГц	15пФ	15пФ
HS	4.0МГц	15пФ	15пФ
	8.0МГц	15 – 33пФ	15 – 33пФ
	20МГц	15 – 33пФ	15 – 33пФ
	25МГц	TBD	TBD
Смотрите примечания к таблице.			
<b>Протестированные резонаторы</b>			
32кГц	Epson C-001R32.768K-A		±20PPM
200кГц	STD XTL 200.000kHz		±20PPM
1.0МГц	ECS ECS-10-13-1		±50PPM
4.0МГц	ECS ECS-40-20-1		±50PPM
8.0МГц	Epson CA-301 8.000M-C		±30PPM
20МГц	Epson CA-301 20.000M-C		±30PPM
Все резонаторы не имели паразитной емкости.			

**Примечания:**

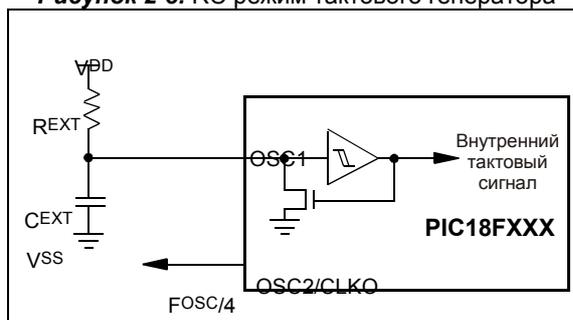
1. Большая емкость увеличивает стабильность генератора, но увеличивается и время запуска.
2. Последовательный резистор  $R_S$  может потребоваться в HS, XT режиме тактового генератора для предотвращения возбуждения резонатора на низкой частоте.
3. Значения емкости конденсаторов, указанные в таблице, являются оценочными, т.к. каждый резонатор имеет собственные характеристики. Проконсультируйтесь у производителя резонаторов для правильного выбора внешних компонентов.

В режимах HS, XT и LP микроконтроллер может работать от внешнего источника тактового сигнала, подключенного к выводу OSC1 (см. рисунок 2-2).

**Рисунок 2-2.** Подключение внешнего тактового сигнала в HS, XT и LP режиме тактового генератора**2.3 RC генератор**

В приложениях, не требующих высокостабильной тактовой частоты, возможно использовать RC и RCIO режим тактового генератора, что уменьшает общую стоимость устройства. Частота RC генератора зависит от напряжения питания, сопротивления резистора ( $R_{EXT}$ ), емкости конденсатора ( $C_{EXT}$ ) и температуры. Дополнительно тактовая частота микроконтроллера будет варьироваться в небольших пределах из-за технологического разброса параметров. Различные паразитные емкости также будут влиять на частоту тактового генератора, особенно при малой емкости  $C_{EXT}$ . Необходимо учитывать технологический разброс параметров внешних компонентов  $R_{EXT}$ ,  $C_{EXT}$ . На рисунке 2-3 показана схема подключения RC цепочки.

В RC режиме тактового генератора на выводе OSC2 присутствует тактовый сигнал с частотой  $F_{OSC}/4$ . Этот сигнал может использоваться для синхронизации другой логики устройства.

**Рисунок 2-3.** RC режим тактового генератора

Рекомендованные значения:  $3\text{k}\Omega \leq R_{EXT} \leq 100\text{k}\Omega$   
 $C_{EXT} > 20\text{пФ}$

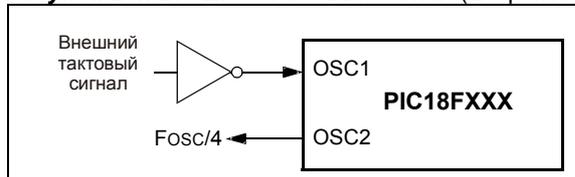
В RCIO режиме тактовый генератор работает также как и в RC режиме, но вывод OSC2 используется в качестве дополнительного канала ввода/вывода RA6, управляемый битом 6 в регистре PORTA.

## 2.4 Внешний тактовый сигнал

В EC и ECIO режимах тактового генератора внешний тактовый сигнал подается на вывод OSC1. Обратная связь между выводами OSC1 и OSC2 выключена, чтобы снизить энергопотребление. Нет задержки запуска тактового генератора при сбросе по включению питания (POR) и выходу микроконтроллера из режима SLEEP.

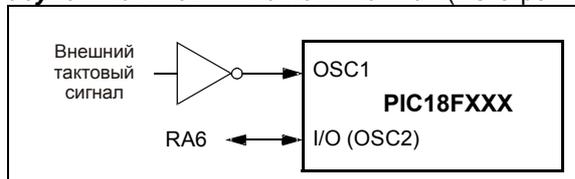
В EC режиме тактового генератора на выводе OSC2 присутствует тактовый сигнал с частотой  $F_{osc}/4$ . Этот сигнал может использоваться с целью диагностики или синхронизации другой логики устройства. Схема включения в EC режиме тактового генератора показана на рисунке 2-4.

**Рисунок 2-4.** Внешний тактовый сигнал (EC режим)



В ECIO режиме тактовый генератор работает также как и в EC режиме, но вывод OSC2 используется в качестве дополнительного канала ввода/вывода RA6, управляемый битом 6 в регистре PORTA. Схема включения в ECIO режиме тактового генератора показана на рисунке 2-4.

**Рисунок 2-5.** Внешний тактовый сигнал (ECIO режим)



## 2.5 HS/PLL

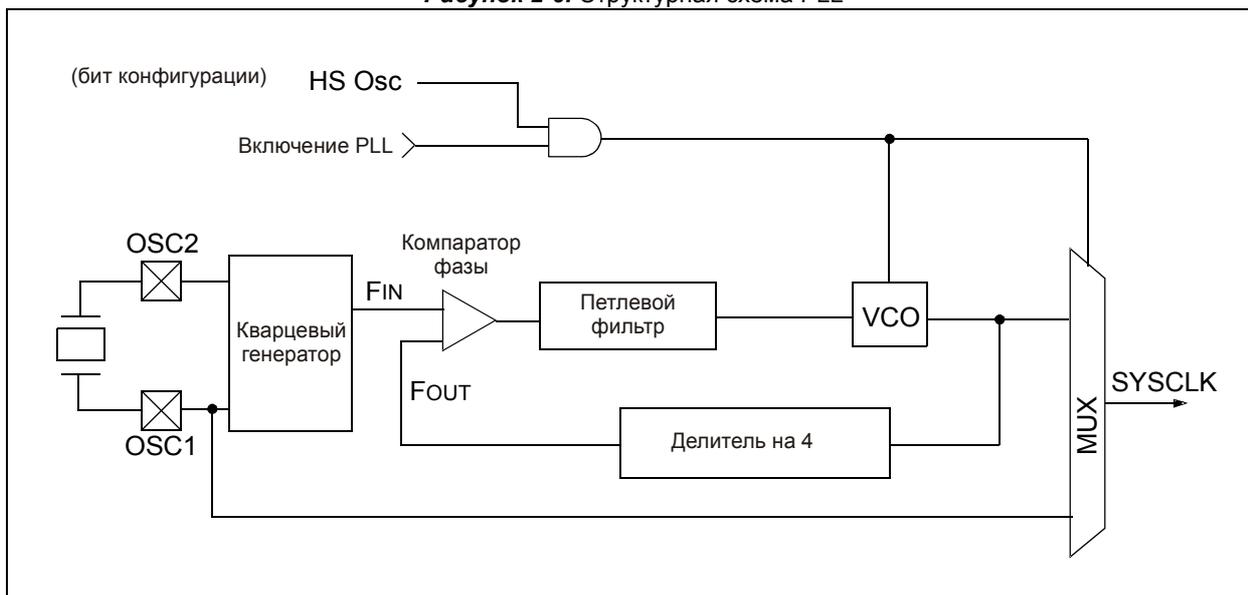
Внутренняя схема PLL (Phase Locked Loop), включаемая при программировании микроконтроллера, позволяет умножить тактовую частоту на 4. При входной тактовой частоте 10МГц внутренняя тактовая частота микроконтроллера будет 40МГц. Подобное решение имеет более высокую защищенность от электромагнитных помех по сравнению с использованием кварцевого резонатора высокой частоты.

Работа PLL возможна только в HS режиме тактового генератора. В других режимах тактового генератора работа схемы PLL заблокирована, внутренний тактовый сигнал будет сниматься непосредственно с вывода OSC1.

PLL – один из режимов тактового генератора, устанавливаемый битами конфигурации FOSC2:FOSC0 во время программирования микроконтроллера.

Таймер задержки PLL используется для стабилизации работы схемы PLL перед началом работы микроконтроллера. Задержка запуска схемы PLL обозначается как  $T_{PLL}$ .

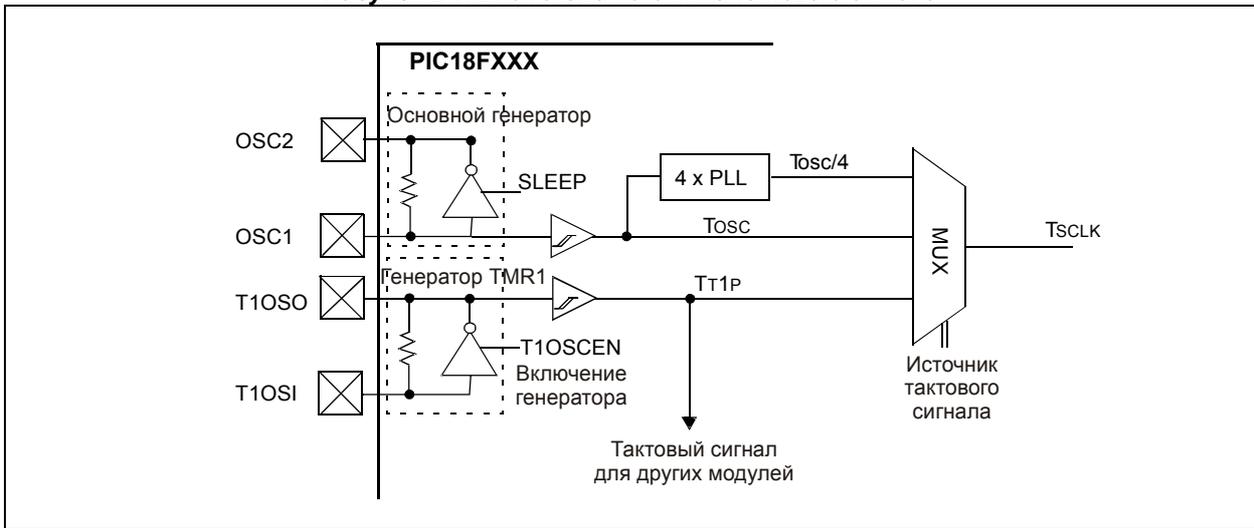
**Рисунок 2-6.** Структурная схема PLL



## 2.6 Переключение тактового генератора

Микроконтроллеры PIC18FXX2 содержат особенность, которая позволяет переключать источник тактового сигнала от основного к дополнительному источнику с более низкой частотой. Для PIC18FXX2 дополнительным источником тактового сигнала является генератор таймера TMR1. Если низкочастотный резонатор (например, 32кГц) был подключен к выводам генератора TMR1, то микроконтроллер может перейти в режим работы с малым энергопотреблением. На рисунке 2-7 показана структурная схема источника тактового сигнала. Разрешение переключения тактового генератора устанавливается в битах конфигурации (-OSCSEN=0, регистр 1H) при программировании микроконтроллера. Переключение тактового сигнала заблокировано в «чистом» микроконтроллере. Описание работы генератора таймера TMR1 смотрите в разделе 11.0. Описание регистров конфигурации микроконтроллера смотрите в разделе 19.0.

Рисунок 2-7. Блок схема источника тактового сигнала



### 2.6.1 Бит переключения тактового генератора

Переключение источника тактового сигнала выполняется командами микроконтроллера, изменяющими состояние бита SCS (OSCCON<0>). Когда SCS=0, тактовый сигнал берется с основного генератора, который настраивается битами конфигурации FOSC в регистре 1H. Когда SCS=1 источником тактового сигнала является генератор таймера TMR1. При любом виде сброса бит SCS сбрасывается в '0'.

**Примечание.** Для использования дополнительного источника тактового сигнала генератор TMR1 должен быть включен, установкой бита T1OSCEN регистра T1CON в '1'. Если генератор TMR1 выключен, то любая запись в регистр SCS будет игнорироваться (принудительно сбрасываться), микроконтроллер продолжит работать от основного генератора тактового сигнала.

Регистр 2-1. Регистр OSCCON

U - 0	U - 0	U - 0	U - 0	U - 0	U - 0	U - 0	R/W - 0
-	-	-	-	-	-	-	SCS
Бит 7							Бит 0

Бит 7-1 **Не используется:** Читается как '0'

Бит 0 **SCS:** Переключение источника тактового сигнала  
Если -OSCSEN=0, T1OSCEN=1  
 1 = тактовый сигнал от генератора таймера TMR1  
 0 = тактовый сигнал от основного генератора

Другое состояние битов -OSCSEN, T1OSCEN  
 Принудительно сбрасывается в '0'

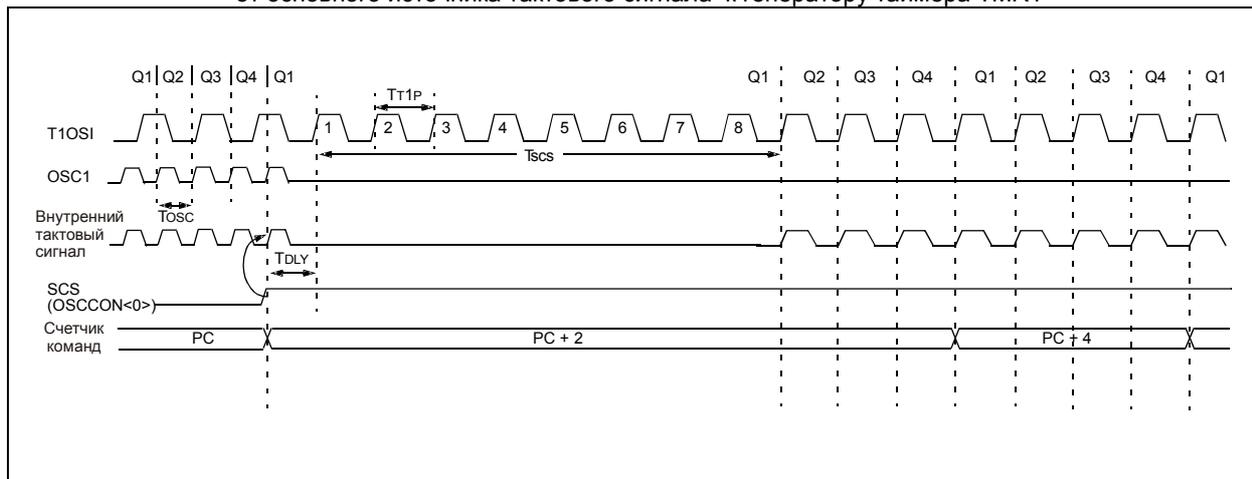
Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как '0'	
- n = значение после POR	'1' = бит установлен	'0' = бит сброшен	X = неизвестное сост.

## 2.6.2 Переключение источника тактового сигнала

Микроконтроллеры PIC18FXX2 содержат схему, которая предотвращает сбои при переключении источника тактового сигнала. Фактически схема синхронизации ожидает восемь передних фронтов тактового сигнала, на который выполняется переключение. Это гарантирует, что частота тактового сигнала стабильна и не будет импульса длительностью меньше, чем минимальная длительность импульса двух источников.

На рисунке 2-8 показана временная диаграмма переключения от основного источника тактового сигнала к генератору таймера TMR1. Генератор таймера TMR1 постоянно включен. После установки бита SCS в '1' выполнение программы приостанавливается на следующем такте Q1, отсчитывается 8 тактов генератора таймера TMR1, затем продолжится выполнение программы. Нет никаких дополнительных задержек после отсчета синхронизирующих импульсов.

**Рисунок 2-8.** Временная диаграмма переключения от основного источника тактового сигнала к генератору таймера TMR1

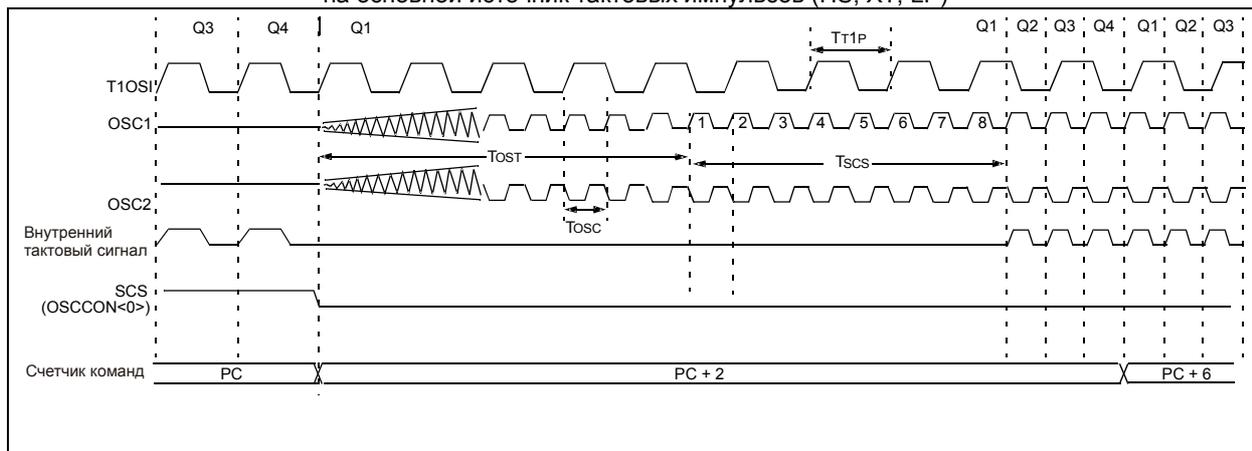


Примечание. Нет задержки после отсчета восьми тактовых импульсов.

Последовательность действий, выполняемых при переключении с генератора TMR1 на основной источник тактовых импульсов, зависит от режима работы основного генератора. Помимо отсчета восьми тактовых импульсов могут быть добавлены дополнительные задержки.

Если основной генератор работает в режиме кварцевого/керамического резонатора (HS, XT, LP), то переход произойдет после запуска генератора (задержка  $T_{OST}$ ). На рисунке 2-9 показана временная диаграмма переключения с генератора TMR1 на основной источник тактовых импульсов, работающий в режиме HS, XT или LP тактового генератора.

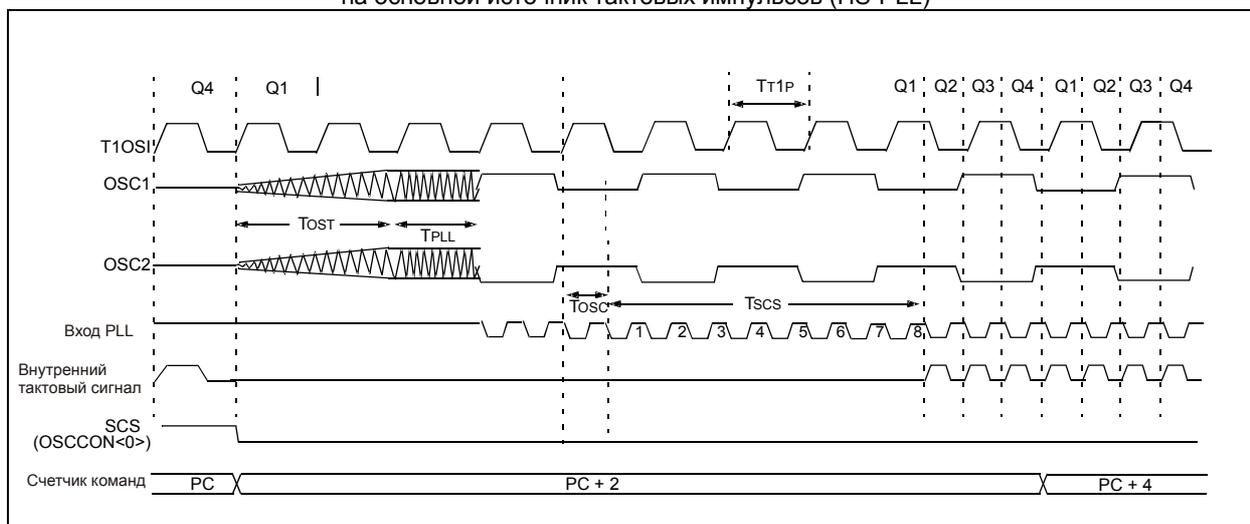
**Рисунок 2-9.** Временная диаграмма переключения с генератора TMR1 на основной источник тактовых импульсов (HS, XT, LP)



Примечание.  $T_{OST} = 1024 T_{OSC}$  (рисунок не в масштабе).

Если основной генератор работает в режиме HS-PLL, то время запуска генератора  $T_{OST}$  плюс задержка запуска схемы PLL  $T_{PLL}$ . Типовое время задержки старта схемы PLL 2мс. На рисунке 2-10 показана временная диаграмма переключения с генератора TMR1 на основной источник тактовых импульсов в режиме HS-PLL.

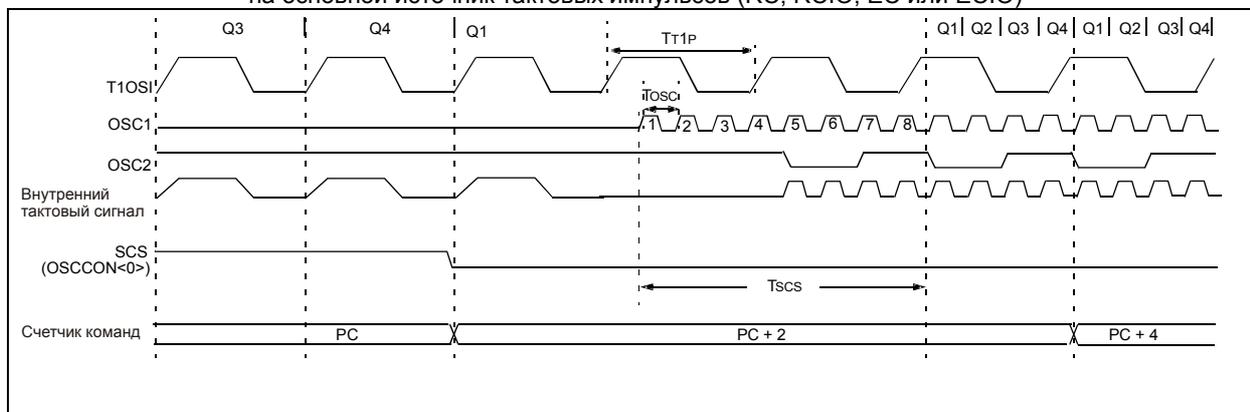
**Рисунок 2-10.** Временная диаграмма переключения с генератора TMR1 на основной источник тактовых импульсов (HS-PLL)



Примечание.  $T_{OST} = 1024 T_{OSC}$  (рисунок не в масштабе).

Если основной генератор настроен в RC, RCIO, EC или ECIO режиме тактового генератора нет никакой задержки перед запуском генератора. Работа микроконтроллера возобновляется после отсчета восьми тактовых импульсов. На рисунке 2-11 показана временная диаграмма переключения с генератора TMR1 на основной источник тактовых импульсов, работающий в режиме RC, RCIO, EC или ECIO.

**Рисунок 2-11.** Временная диаграмма переключения с генератора TMR1 на основной источник тактовых импульсов (RC, RCIO, EC или ECIO)



Примечание. RC режим генератора.

## 2.7 Влияние режима SLEEP на работу тактового генератора

После выполнения команды SLEEP интегрированный тактовый генератор выключен, ядро микроконтроллера переведено в начало цикла команды (такт Q1). Генератор прекратит формирование тактовых импульсов. Т.к. все ключи схемы микроконтроллера закрыты, он потребляет минимальный ток (только токи утечки). Любой периферийный модуль, работающий в SLEEP режиме, увеличит ток потребления. Выход из режима SLEEP происходит при внешнем сбросе микроконтроллера, сбросе от сторожевого таймера и генерации прерывания.

**Таблица 2-3.** Состояние выводов OSC1, OSC2 в SLEEP режиме микроконтроллера

Режим тактового генератора	Вывод OSC1	Вывод OSC2
RC	Свободный, внешний резистор должен притягивать к высокому логическому уровню	Низкий логический уровень
RCIO	Свободный, внешний резистор должен притягивать к высокому логическому уровню	Управляется битом 6 регистра PORTA
ECIO	Свободный	Управляется битом 6 регистра PORTA
EC	Свободный	Низкий логический уровень
LP, XT или HS	Обратная связь инвертора выключена, неизменяемый уровень напряжения	Обратная связь инвертора выключена, неизменяемый уровень напряжения

Примечание. Длительность задержек старта тактового генератора после сброса –MCLR и выхода из режима SLEEP смотрите в таблице 3-1 раздела «Сброс»

## 2.8 Задержка старта после включения питания

Два таймера управляют задержкой старта выполнения программы микроконтроллера после включения питания, что не требует применения внешних дополнительных схем сброса. Задержки гарантируют, что микроконтроллер будет находиться в состоянии сброса пока напряжение питания и частота тактового генератора не стабилизировались. Дополнительную информацию по сбросу микроконтроллера смотрите в разделе 3 «Сброс».

Первый таймер – таймер включения питания (PWRT), который обеспечивает задержку 72мс (типовое значение) при сбросе по включению питания (POR) или снижению напряжения питания (BOR). Второй таймер – таймер запуска тактового генератора (OST), удерживающий микроконтроллер в состоянии сброса пока не стабилизируется частота тактового генератора.

С включенным режимом PLL (HS/PLL) последовательность задержек старта программы после сброса POR несколько иная: счет таймера PWRT после сброса POR; счет таймера запуска генератора. Этих задержек недостаточно для нормального запуска схемы PLL, поэтому на базе таймера PWRT выполняется дополнительная задержка длительностью 2мс (типовое значение).

### 3. Сброс

В PIC18FXX2 различаются следующие виды сброса:

- Сброс по включению питания (POR)
- Сброс по сигналу  $\overline{\text{MCLR}}$  в нормальном режиме
- Сброс по сигналу  $\overline{\text{MCLR}}$  в режиме SLEEP
- Сброс от сторожевого таймера WDT в нормальном режиме
- Сброс по снижению напряжения питания (BOR)
- Выполнение команды RESET
- Сброс по переполнению стека
- Сброс по исчерпанию стека

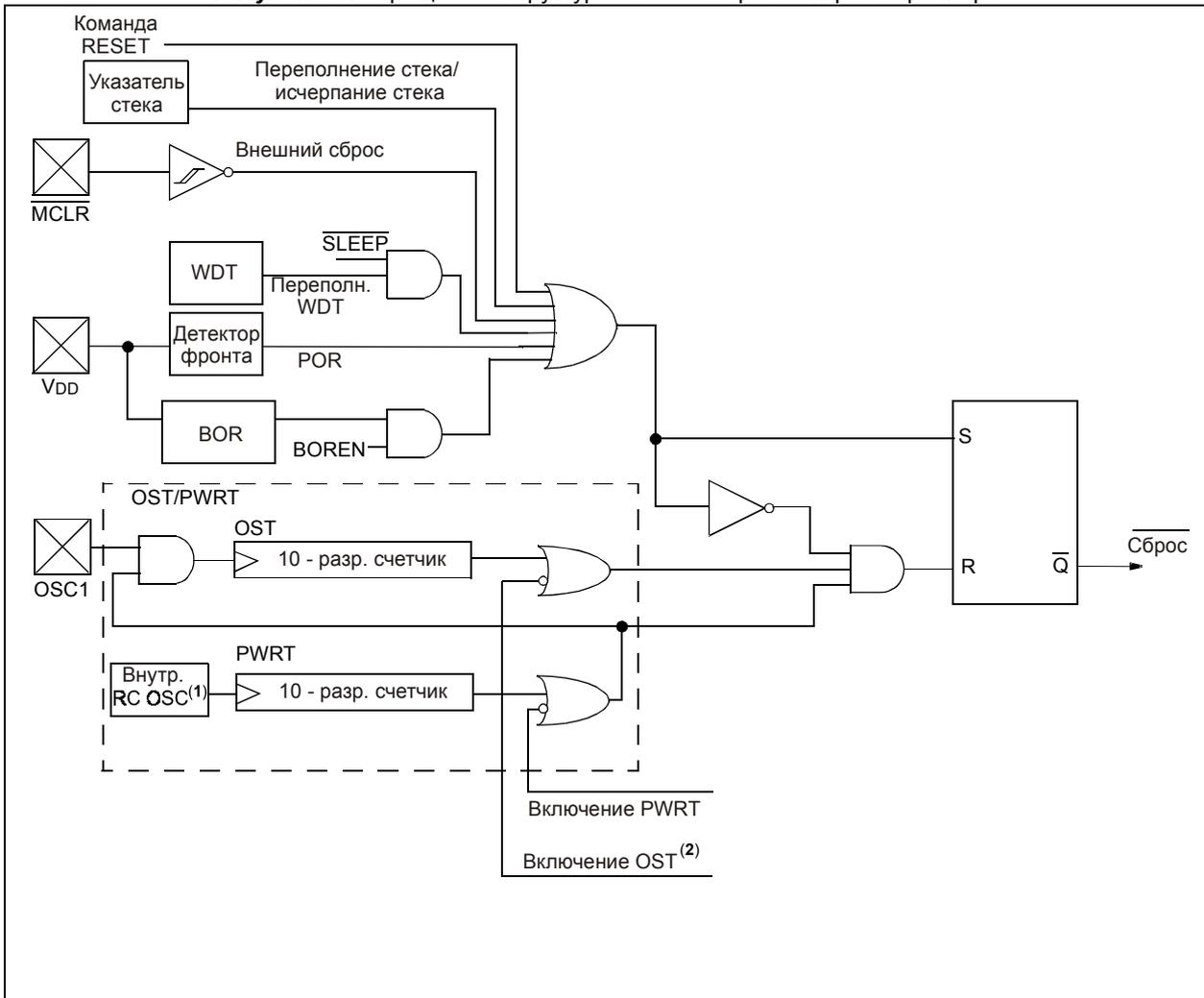
Большинство регистров не изменяют своего содержимого после любого вида сброса, а при сбросе POR содержат неизвестное значение. Другие регистры сбрасываются в начальное состояние при сбросе POR,  $\overline{\text{MCLR}}$ , BOR, переполнение WDT в нормальном режиме и выполнении команды RESET.

Сброс по переполнению WDT в SLEEP режиме микроконтроллера рассматривается как возобновление нормальной работы и на большинство регистров не влияет. В регистре RCON содержатся биты (-RI, -TO, -PD, -POR, -BOR), с помощью которых можно определить причину сброса микроконтроллера (смотрите таблицу 3-2). Эти биты могут использоваться в программе пользователя для определения причины сброса микроконтроллера. В таблице 3-3 представлено состояние всех регистров после различных видов сброса.

Упрощенная структурная схема сброса микроконтроллера показана на рисунке 3-1. На входе  $\overline{\text{MCLR}}$  есть внутренний фильтр, не пропускающие короткие импульсы.

Необходимо отметить, что сброс WDT не управляет выводом  $\overline{\text{MCLR}}$ .

**Рисунок 3-1.** Упрощенная структурная схема сброса микроконтроллера



Примечания:

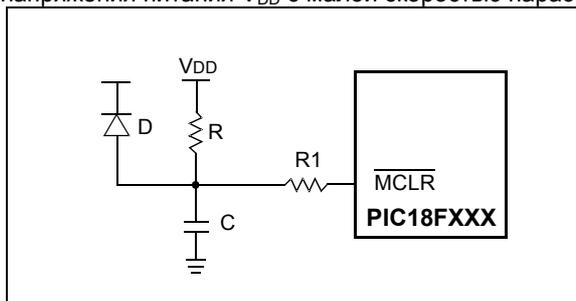
- Это отдельный RC генератор.
- Длительность задержек смотрите в таблице 3-1.

### 3.1 Сброс по включению питания POR

Интегрированная схема POR удерживает микроконтроллер в состоянии сброса, пока напряжение  $V_{DD}$  не достигнет требуемого уровня. Для включения схемы POR необходимо соединить вывод  $\overline{\text{MCLR}}$  с  $V_{DD}$ , не требуя внешней RC цепочки, обычно используемой для сброса. Минимальная скорость нарастания напряжения питания смотрите в разделе «Электрические характеристики» параметр D004. Для случая с малой скоростью нарастания напряжения питания воспользуйтесь схемой, показанной на рисунке 3-2.

Когда микроконтроллер переходит в режим нормальной работы из состояния сброса, рабочие параметры (напряжение питания, тактовая частота, температура и т.д.) должны соответствовать указанным в разделе «Электрические характеристики». Если рабочие параметры не удовлетворяют требованиям, то микроконтроллер должен находиться в состоянии сброса.

**Рисунок 3-2.** Внешняя схема сброса по включению питания (для напряжения питания  $V_{DD}$  с малой скоростью нарастания)



Примечания:

1. Внешняя схема сброса по включению питания требуется только, если скорость нарастания напряжения питания очень мало. Диод D позволяет быстро разрядить конденсатор C при выключении напряжения питания  $V_{DD}$ .
2. Рекомендованное значение  $R < 40\text{кОм}$ . Это необходимо, чтобы выполнить требования электрических характеристик (падение напряжение на резисторе).
3. Резистор R1 с сопротивлением от  $100\text{Ом}$  до  $1\text{кОм}$  позволяет предотвратить большой ток вывода  $\overline{\text{MCLR}}$  от конденсатора C в случае электростатического (или от перенапряжения) повреждения.

### 3.2 Таймер включения питания PWRT

Таймер по включению питания обеспечивает фиксированную задержку (смотрите параметр 33) по сигналу схемы POR. Таймер включения питания работает от отдельного внутреннего RC генератора и удерживает микроконтроллер в состоянии сброса по активному сигналу от PWRT. Задержка PWRT позволяет достигнуть напряжению питания  $V_{DD}$  номинального значения. Включение схемы PWRT осуществляется соответствующей настройкой бита конфигурации PWRT.

Время задержки PWRT варьируется в каждом микроконтроллере, зависит от напряжения питания и температуры (смотрите раздел «Электрические характеристики» параметр 33).

### 3.3 Таймер запуска генератора OST

Таймер запуска генератора обеспечивает задержку в 1024 такта генератора (OSC1) после окончания задержки от таймера PWRT (если он включен). Это гарантирует, что частота кварцевого/керамического резонатора стабилизировалась. Задержка OST только в режимах HS, XT и LP тактового генератора после сброса POR или выхода микроконтроллера из режима SLEEP.

### 3.4 Таймер запуска PLL

С включенным режимом PLL (HS/PLL) последовательность задержек старта программы после сброса POR несколько иная: счет таймера PWRT после сброса POR; счет таймера запуска генератора. Этих задержек недостаточно для нормального запуска схемы PLL, поэтому на базе таймера PWRT выполняется дополнительная задержка длительностью  $T_{PLL} = 2\text{мс}$  (типовое значение), выполняемая после окончания задержки OST.

### 3.5 Сброс по снижению напряжения питания BOR

Битом BODEN в слове конфигурации можно включить ( $\text{BODEN}=0$ ) или выключить ( $\text{BODEN}=1$ ) детектор снижения напряжения питания. Если напряжение питания  $V_{DD}$  снижается ниже параметра D005 на время больше или равное  $T_{BOR}$  (смотрите параметр 35), то произойдет сброс по снижению напряжения питания. Микроконтроллер останется в состоянии сброса пока напряжение питания  $V_{DD}$  не станет выше  $BV_{DD}$ . После нормализации напряжения питания микроконтроллер находится в состоянии сброса в течение задержки PWRT (параметр 33), если она включена. Если напряжение  $V_{DD}$  стало ниже  $BV_{DD}$  во время счета таймера PWRT, то микроконтроллер возвратится в состояние сброса по снижению напряжения питания. Каждый переход напряжения питания  $V_{DD}$  через уровень  $BV_{DD}$  инициализирует PWRT, создавая дополнительную задержку.

### 3.6 Последовательность удержания микроконтроллера в состоянии сброса

При включении питания выполняется следующая последовательность удержания микроконтроллера в состоянии сброса: сброс POR, задержка PWRT (если она разрешена), задержка OST (после завершения задержки PWRT). Полное время задержки изменяется в зависимости от режима тактового генератора и состояния бита –PWRT. На рисунках 3-3, 3-4, 3-5, 3-6 и 3-7 представлены последовательности удержания микроконтроллера в состоянии сброса после включения питания.

Если сигнал –MCLR удерживается в низком логическом уровне достаточно долго (дольше времени всех задержек), то после перехода –MCLR в высокий уровень программ начнет выполняться немедленно (см. рисунок 3-5). Это может быть полезно для одновременного запуска нескольких микроконтроллеров, работающих параллельно.

В таблице 3-2 показано состояние некоторых регистров специального назначения после различных видов сброса, а в таблице 3-3 состояние всех регистров специального назначения.

**Таблица 3-1.** Длительность задержек в различных ситуациях

Режим генератора	Сброс POR		Сброс BOR	Выход из SLEEP или переключение генератора
	-PWRTR=0	-PWRTE=1		
HS/PLL <sup>(1)</sup>	72мс + 1024T <sub>osc</sub> + 2мс	1024T <sub>osc</sub> + 2мс	72мс <sup>(2)</sup> + 1024T <sub>osc</sub> + 2мс	1024T <sub>osc</sub> + 2мс
HS, XT, LP	72мс + 1024T <sub>osc</sub>	1024T <sub>osc</sub>	72мс <sup>(2)</sup> + 1024T <sub>osc</sub>	1024T <sub>osc</sub>
EC	72мс	-	72мс <sup>(2)</sup>	-
Внешний RC	72мс	-	72мс <sup>(2)</sup>	-

Примечания:

1. Дополнительная задержка в 2мс необходима для запуска схемы PLL.
2. 72мс – типовое время задержки PWRT, если она включена.

**Регистр 3-1.** Регистр RCON

R/W - 0	U - 0	U - 0	R/W - 1				
IPEN	-	-	-RI	-TO	-PD	-POR	-BOR
Бит 7							Бит 0

Примечание. Описание битов регистра смотрите в разделе 4.14.

**Таблица 3-2.** Состояние некоторых битов и регистров специального назначения после сброса

Вид сброса	Счетчик команд PC	Регистр RCON	-RI	-TO	-PD	-POR	-BOR	STKFUL	STKUNF
Сброс POR	0000h	0--1 1100	1	1	1	0	0	u	u
Сброс по сигналу –MCLR в нормальном режиме	000h	0--u uuuu	u	u	u	u	u	u	u
Программный сброс	0000h	0--u uuuu	0	u	u	u	u	u	u
Сброс по переполнению стека	0000h	0--u uu11	u	u	u	u	u	u	1
Сброс по исчерпанию стека	0000h	0--u uu11	u	u	u	u	u	1	u
Сброс по сигналу –MCLR в SLEEP режиме	0000h	0--u 10uu	u	1	0	u	u	u	u
Сброс по переполнению WDT	0000h	0--u 01uu	1	0	1	u	u	u	u
Выход из режима SLEEP по переполнению WDT	PC + 2	u--u 00uu	u	0	0	u	u	u	u
Сброс BOR	0000h	0--1 11u0	1	1	1	1	0	u	u
Выход из режима SLEEP по прерыванию	PC + 2 <sup>(1)</sup>	u--u 00uu	u	1	0	u	u	u	u

Обозначения: u = не изменяется; x = неизвестно; - = не используется, читается как "0"

Примечание. Когда происходит выход из режима SLEEP по прерыванию и бит GIEH или GIEL установлен в '1', в счетчик команд загружается вектор прерывания (0x000008h или 0x000018h).

Таблица 3-3. Состояние регистров специального назначения после сброса

Регистр					Сброс POR, BOR	Сброс –MCLR, WDT, команда RESET, сброс от стека	Выход из режима SLEEP по переполнению WDT или прерываниям
TOSU	242	442	252	452	---0 0000	---0 0000	---0 uuuu <sup>(3)</sup>
TOSH	242	442	252	452	0000 0000	0000 0000	uuuu uuuu <sup>(3)</sup>
TOSL	242	442	252	452	0000 0000	0000 0000	uuuu uuuu <sup>(3)</sup>
STKPTR	242	442	252	452	00-0 0000	00-0 0000	uu-u uuuu <sup>(3)</sup>
PCLATU	242	442	252	452	---0 0000	---0 0000	---u uuuu
PCLATH	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
PCL	242	442	252	452	0000 0000	0000 0000	PC + 2 <sup>(2)</sup>
TBLPTRU	242	442	252	452	--00 0000	--00 0000	--uu uuuu
TBLPTRH	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
TBLPTRL	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
TABLAT	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
PRODH	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
PRODL	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
INTCON	242	442	252	452	0000 000x	0000 000u	0000 000u <sup>(1)</sup>
INTCON2	242	442	252	452	1111 -1-1	1111 -1-1	uuuu -u-u <sup>(1)</sup>
INTCON3	242	442	252	452	11-0 0-00	11-0 0-00	uu-u u-uu <sup>(1)</sup>
INDF0	242	442	252	452	N/A	N/A	N/A
POSTINC0	242	442	252	452	N/A	N/A	N/A
POSTDEC0	242	442	252	452	N/A	N/A	N/A
PREINC0	242	442	252	452	N/A	N/A	N/A
PLUSW0	242	442	252	452	N/A	N/A	N/A
FSR0H	242	442	252	452	---- xxxx	---- uuuu	---- uuuu
FSR0L	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
WREG	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF1	242	442	252	452	N/A	N/A	N/A
POSTINC1	242	442	252	452	N/A	N/A	N/A
POSTDEC1	242	442	252	452	N/A	N/A	N/A
PREINC1	242	442	252	452	N/A	N/A	N/A
PLUSW1	242	442	252	452	N/A	N/A	N/A
FSR1H	242	442	252	452	---- xxxx	---- uuuu	---- uuuu
FSR1L	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
BSR	242	442	252	452	---- 0000	---- 0000	---- uuuu
INDF2	242	442	252	452	N/A	N/A	N/A
POSTINC2	242	442	252	452	N/A	N/A	N/A
POSTDEC2	242	442	252	452	N/A	N/A	N/A
PREINC2	242	442	252	452	N/A	N/A	N/A
PLUSW2	242	442	252	452	N/A	N/A	N/A
FSR2H	242	442	252	452	---- xxxx	---- uuuu	---- uuuu
FSR2L	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu

Обозначения: u = не изменяется; x = неизвестно; - = бит не используется, читается как '0'; q = зависит от условий;  
N/A = регистр физически не реализован; Затененная ячейка = не использовать для данного микроконтроллера.

## Примечания:

1. Один или несколько битов в регистрах INTCONx, PIRx будут инициировать выход микроконтроллера из режима SLEEP.
2. Когда происходит выход из режима SLEEP по прерыванию и бит GIEL или GIEH установлен в '1', в счетчик команд PC загружается вектор прерываний (0008h или 0018h).
3. Когда происходит выход из режима SLEEP по прерыванию и бит GIEL или GIEH установлен в '1', в вершину стека записывается текущее значение PC (TOSU, TOSH и TOSL). Изменяется значение указателя аппаратного стека STKPTR.
4. В таблице 3-2 смотрите значения при различных видах сброса.
5. Бит 6 регистров PORTA, LATA и TRISA используется только EICO и RCIO режимах тактового генератора. В других режимах тактового генератора этот бит не используется и читается как '0'.
6. Бит 7 регистров PORTA, LATA и TRISA не реализован во всех микроконтроллерах. Не реализованный бит читается как '0'.

Таблица 3-3. Состояние регистров специального назначения после сброса (продолжение)

Регистр					Сброс POR, BOR	Сброс –MCLR, WDT, команда RESET, сброс от стека	Выход из режима SLEEP по переполнению WDT или прерываниям
STATUS	242	442	252	452	---x xxxx	---u uuuu	---u uuuu
TMR0H	242	442	252	452	0000 0000	uuuu uuuu	uuuu uuuu
TMR0L	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
T0CON	242	442	252	452	1111 1111	1111 1111	uuuu uuuu
OSCCON	242	442	252	452	---- ---0	---- ---0	---- ---u
LVDCON	242	442	252	452	--00 0101	--00 0101	--uu uuuu
WDTCON	242	442	252	452	---- ---0	---- ---0	---- ---u
RCON <sup>(4)</sup>	242	442	252	452	0-q 11qq	0-q qquu	u-u qquu
TMR1H	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
TMR1L	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
T1CON	242	442	252	452	0-00 0000	u-uu uuuu	u-uu uuuu
TMR2	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
PR2	242	442	252	452	1111 1111	1111 1111	uuuu uuuu
T2CON	242	442	252	452	-000 0000	-000 0000	-uuu uuuu
SSPBUF	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
SSPADD	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
SSPSTAT	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
SSPCON1	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
SSPCON2	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
ADRESH	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADRESL	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON0	242	442	252	452	0000 00-0	0000 00-0	uuuu uu-u
ADCON1	242	442	252	452	00-0000	00-0000	uu-uuuu
CCPR1H	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCPR1L	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCP1CON	242	442	252	452	--00 0000	--00 0000	--uu uuuu
CCP2H	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCP2L	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCP2CON	242	442	252	452	--00 0000	--00 0000	--uu uuuu
TMR3H	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
TMR3L	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
T3CON	242	442	252	452	0000 0000	uuuu uuuu	uuuu uuuu
SPBRG	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
RCREG	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
TXREG	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
TXSTA	242	442	252	452	0000 -010	0000 -010	uuuu -uuu
RCSTA	242	442	252	452	0000 000x	0000 000x	uuuu uuuu
EEADR	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
EEDATA	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
EECON1	242	442	252	452	xx-0 x000	uu-0 u000	uu-0 u000
EECON2	242	442	252	452	N/A	N/A	N/A

Обозначения: u = не изменяется; x = неизвестно; - = бит не используется, читается как '0'; q = зависит от условий;  
N/A = регистр физически не реализован; Затененная ячейка = не использовать для данного микроконтроллера.

## Примечания:

1. Один или несколько битов в регистрах INTCONx, PIRx будут инициировать выход микроконтроллера из режима SLEEP.
2. Когда происходит выход из режима SLEEP по прерыванию и бит GIEL или GIEH установлен в '1', в счетчик команд PC загружается вектор прерываний (0008h или 0018h).
3. Когда происходит выход из режима SLEEP по прерыванию и бит GIEL или GIEH установлен в '1', в вершину стека записывается текущее значение PC (TOSU, TOSH и TOSL). Изменяется значение указателя аппаратного стека STKPTR.
4. В таблице 3-2 смотрите значения при различных видах сброса.
5. Бит 6 регистров PORTA, LATA и TRISA используется только EICO и RCIO режимах тактового генератора. В других режимах тактового генератора этот бит не используется и читается как '0'.
6. Бит 7 регистров PORTA, LATA и TRISA не реализован во всех микроконтроллерах. Не реализованный бит читается как '0'.

Таблица 3-3. Состояние регистров специального назначения после сброса (продолжение)

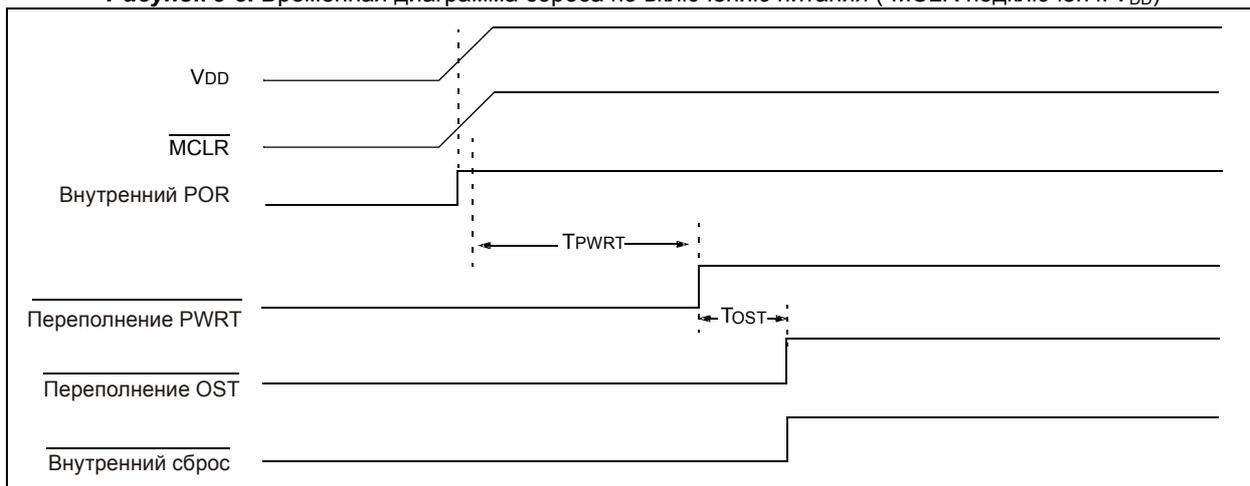
Регистр					Сброс POR, BOR	Сброс –MCLR, WDT, команда RESET, сброс от стека	Выход из режима SLEEP по переполнению WDT или прерываниям
IPR2	242	442	252	452	---1 1111	---1 1111	---u uuuu
PIR2	242	442	252	452	---0 0000	---0 0000	---u uuuu <sup>(1)</sup>
PIE2	242	442	252	452	---0 0000	---0 0000	---u uuuu
IPR1	242	442	252	452	1111 1111	1111 1111	uuuu uuuu
	242	442	252	452	-111 1111	-111 1111	-uuu uuuu
PIR1	242	442	252	452	0000 0000	0000 0000	uuuu uuuu <sup>(1)</sup>
	242	442	252	452	-000 0000	-000 0000	-uuu uuuu <sup>(1)</sup>
PIE1	242	442	252	452	0000 0000	0000 0000	uuuu uuuu
	242	442	252	452	-000 0000	-000 0000	-uuu uuuu
TRISE	242	442	252	452	0000 -111	0000 -111	uuuu -uuu
TRISD	242	442	252	452	1111 1111	1111 1111	uuuu uuuu
TRISC	242	442	252	452	1111 1111	1111 1111	uuuu uuuu
TRISB	242	442	252	452	1111 1111	1111 1111	uuuu uuuu
TRISA <sup>(5,6)</sup>	242	442	252	452	-111 1111 <sup>(5)</sup>	-111 1111 <sup>(5)</sup>	-uuu uuuu <sup>(5)</sup>
LATE	242	442	252	452	---- -xxx	---- -uuu	---- -uuu
LATD	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
LATC	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
LATB	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
LATA <sup>(5,6)</sup>	242	442	252	452	-xxx xxxx <sup>(5)</sup>	-uuu uuuu <sup>(5)</sup>	-uuu uuuu <sup>(5)</sup>
PORTE	242	442	252	452	---- -000	---- -000	---- -uuu
PORTD	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
PORTC	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
PORTB	242	442	252	452	xxxx xxxx	uuuu uuuu	uuuu uuuu
PORTA <sup>(5,6)</sup>	242	442	252	452	-x0x 0000 <sup>(5)</sup>	-u0u 0000 <sup>(5)</sup>	-uuu uuuu <sup>(5)</sup>

Обозначения: u = не изменяется; x = неизвестно; - = бит не используется, читается как '0'; q = зависит от условий;  
N/A = регистр физически не реализован; Затененная ячейка = не использовать для данного микроконтроллера.

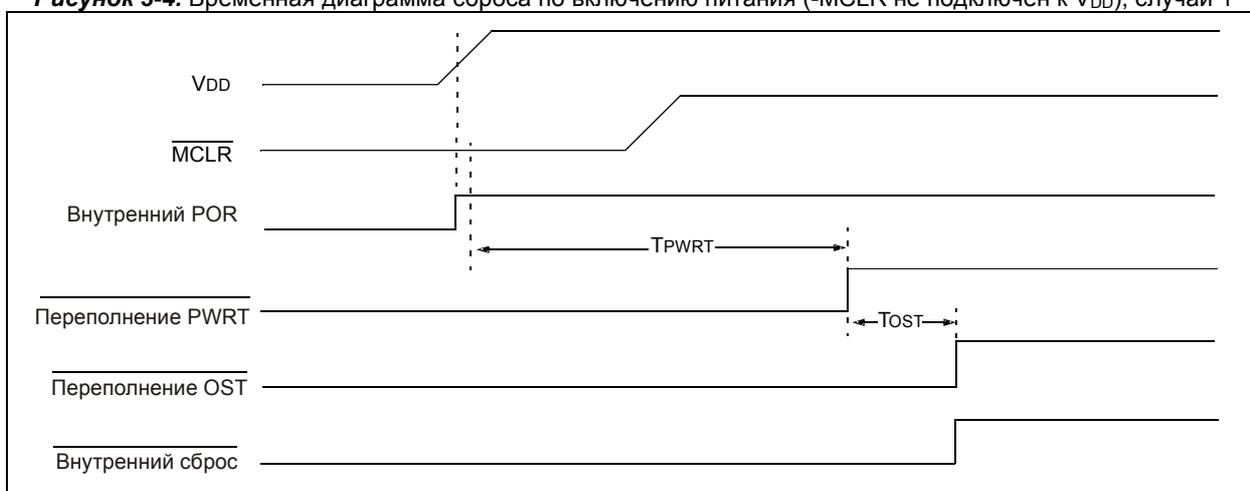
## Примечания:

1. Один или несколько битов в регистрах INTCONx, PIRx будут инициировать выход микроконтроллера из режима SLEEP.
2. Когда происходит выход из режима SLEEP по прерыванию и бит GIEL или GIEH установлен в '1', в счетчик команд PC загружается вектор прерываний (0008h или 0018h).
3. Когда происходит выход из режима SLEEP по прерыванию и бит GIEL или GIEH установлен в '1', в вершину стека записывается текущее значение PC (TOSU, TOSH и TOSL). Изменяется значение указателя аппаратного стека STKPTR.
4. В таблице 3-2 смотрите значения при различных видах сброса.
5. Бит 6 регистров PORTA, LATA и TRISA используется только EICO и RCIO режимах тактового генератора. В других режимах тактового генератора этот бит не используется и читается как '0'.
6. Бит 7 регистров PORTA, LATA и TRISA не реализован во всех микроконтроллерах. Не реализованный бит читается как '0'.

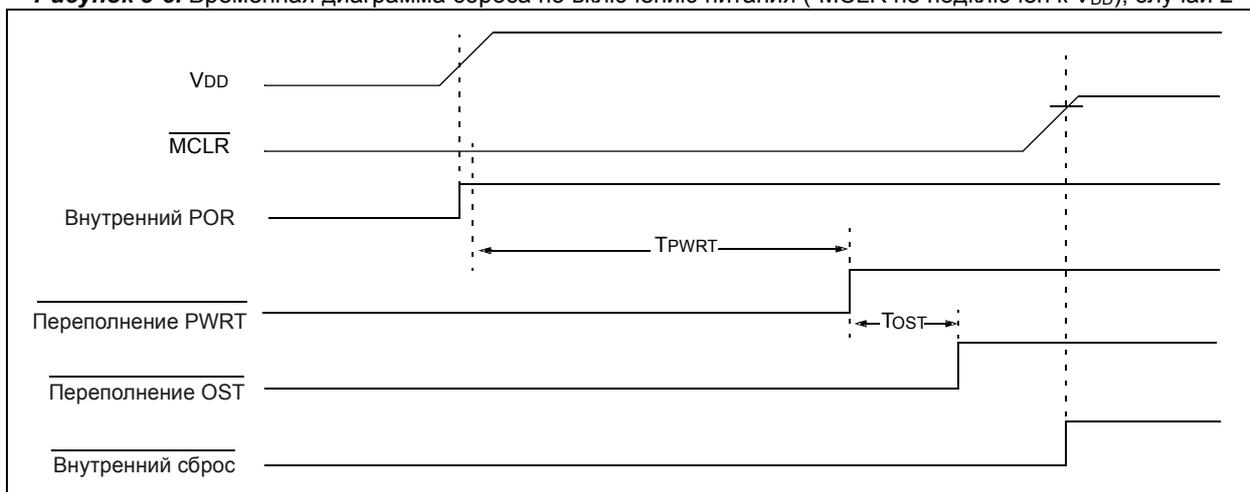
**Рисунок 3-3.** Временная диаграмма сброса по включению питания (-MCLR подключен к V<sub>DD</sub>)



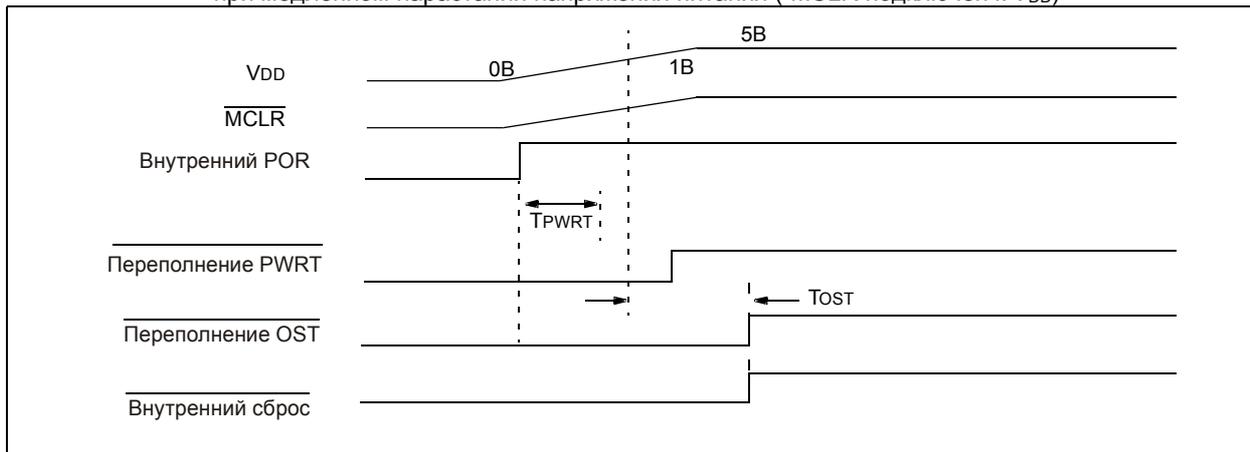
**Рисунок 3-4.** Временная диаграмма сброса по включению питания (-MCLR не подключен к V<sub>DD</sub>), случай 1



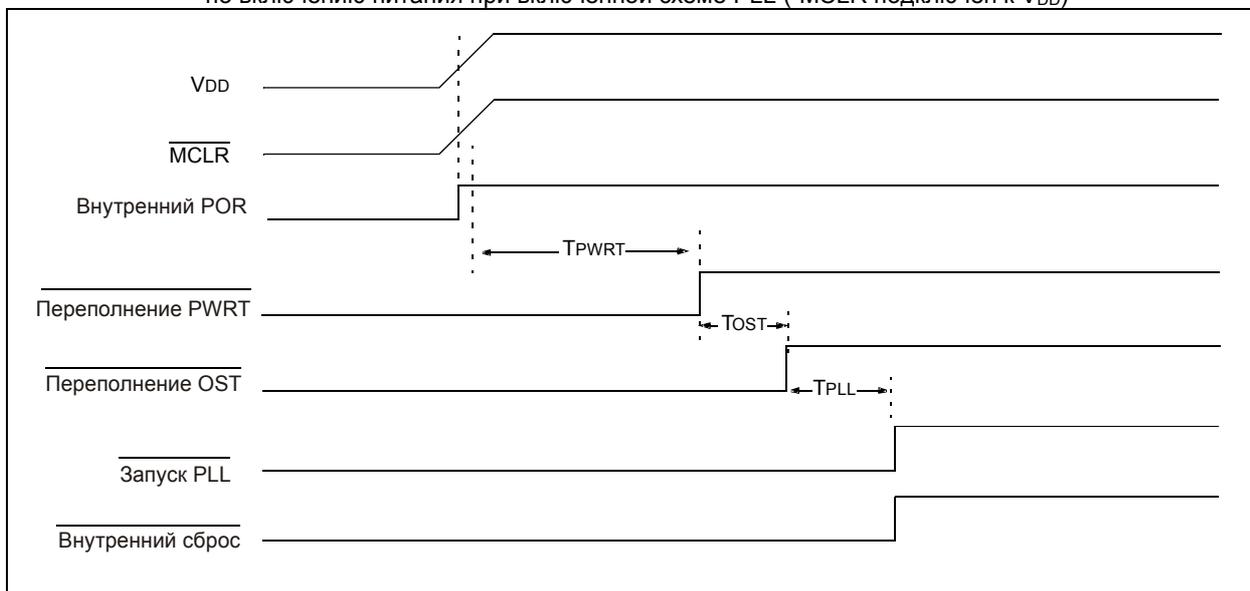
**Рисунок 3-5.** Временная диаграмма сброса по включению питания (-MCLR не подключен к V<sub>DD</sub>), случай 2



**Рисунок 3-6.** Временная диаграмма сброса при медленном нарастании напряжения питания (-MCLR подключен к V<sub>DD</sub>)



**Рисунок 3-7.** Временная диаграмма сброса по включению питания при включенной схеме PLL (-MCLR подключен к V<sub>DD</sub>)



Примечание. T<sub>OST</sub> = 1024T<sub>OSC</sub>. T<sub>PLL</sub> ≈ 2мс.

## **Уважаемые господа!**

ООО «Микро-Чип» поставляет полную номенклатуру комплектующих фирмы **Microchip Technology Inc** и осуществляет качественную техническую поддержку на русском языке.

С техническими вопросами Вы можете обращаться по адресу [support@microchip.ru](mailto:support@microchip.ru)

По вопросам поставок комплектующих Вы можете обращаться к нам по телефонам:

**(095) 963-9601**

**(095) 737-7545**

и адресу [sales@microchip.ru](mailto:sales@microchip.ru)

На сайте

[www.microchip.ru](http://www.microchip.ru)

Вы можете узнать последние новости нашей фирмы, найти техническую документацию и информацию по наличию комплектующих на складе.